

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2000-164688

(43)Date of publication of application : 16.06.2000

(51)Int.Cl.

H01L 21/68
B65D 85/86

(21)Application number : 10-337065

(71)Applicant : HITACHI LTD

(22)Date of filing : 27.11.1998

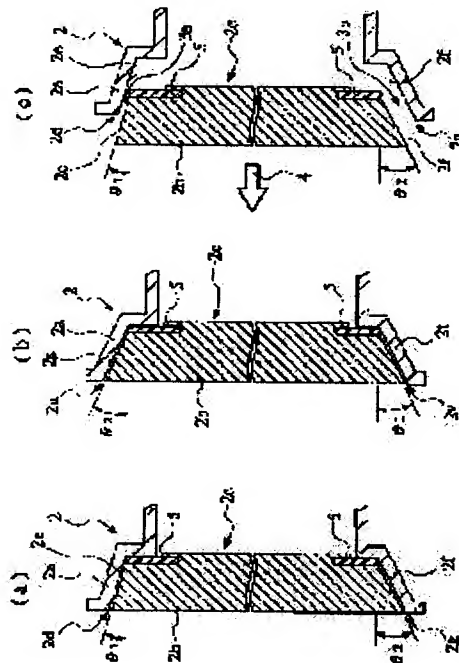
(72)Inventor : TOKUNAGA KENJI
KOBAYASHI YOSHIAKI

(54) CARRIER CASSETTE AND MANUFACTURE OF SEMICONDUCTOR DEVICE USING THE SAME

(57)Abstract:

PROBLEM TO BE SOLVED: To eliminate deposition of contaminant to an object to be processed such as semiconductor wafer, etc., and reduce the consumption energy.

SOLUTION: This carrier cassette is provided with a box-type cassette body 2a, which is provided with a square opening 2c to stack up a plurality of semiconductor wafers in its space for storage and to carry in/carry out the semiconductor wafer, and a door part 2b which covers the opening 2c and tightly closes the cassette body 2a. A clearance 3a between the cassette body 2a and door part 2b on the upper side 2d of the opening 2c when the door part 2b is opened, is made smaller than a clearance 3b on the other sides of the opening 2c. Thus, when the door part 2b is opened, the entry of outside air to the circuit forming surface of the semiconductor wafer within the cassette body 2a is suppressed to a maximum extent, thereby eliminating deposition of contaminant to the circuit forming surface.



LEGAL STATUS

[Date of request for examination]

10.03.2005

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

* NOTICES *

JPO and INPIT are not responsible for any damages caused by the use of this translation.

1.This document has been translated by computer. So the translation may not reflect the original precisely.

2.**** shows the word which can not be translated.

3.In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] The body of a cassette equipped with opening to which it is the carrier cassette which seals and holds a processed material, and the laminating of said two or more processed materials is carried out through space, it holds, and receipts and payments of said processed material are performed, Plug up said opening and it has the covering device material which can seal said body of a cassette. The inside of the open air which flows from said opening when said covering device material is opened, The carrier cassette characterized by forming the clearance between said body of a cassette at the time of opening said covering device material so that said open air which flows toward the processed side of said processed material held in said body of a cassette may decrease most, and said covering device material.

[Claim 2] The body of a cassette equipped with opening to which it is the carrier cassette which seals and holds a processed material, and the laminating of said two or more processed materials is carried out through space, it holds, and receipts and payments of said processed material are performed, Plug up said opening and it has the covering device material which can seal said body of a cassette. When said covering device material is opened, the clearance between said body of a cassette formed in the side which counters the processed side of said processed material of said opening, and said covering device material The carrier cassette characterized by being formed so that it may become the smallest among said clearances formed in all the sides of said opening.

[Claim 3] The body of a cassette equipped with opening of the square with which it is the carrier cassette which seals and holds the semi-conductor wafer which is a processed material, and the laminating of said two or more semi-conductor wafers is carried out through space, it holds, and receipts and payments of said semi-conductor wafer are performed, Plug up said opening and it has the covering device material which can seal said body of a cassette. When said covering device material is opened, the clearance between said body of a cassette formed in the surface which counters the circuit forming face which is a processed side of said semi-conductor wafer of said opening, and said covering device material The carrier cassette characterized by being formed so that it may become the smallest among said clearances formed in the four sides of said opening.

[Claim 4] Are a carrier cassette according to claim 1, 2, or 3, and when said covering

device material is opened, between said bodies of a cassette and said covering device material, to the closing motion direction of said covering device material, the fitting side of said body of a cassette which forms a clearance, and said covering device material inclines, and is formed. The carrier cassette characterized by forming the inclination of said fitting side of the side which counters said processed side of said processed material of said opening at the smallest include angle among the inclinations of said fitting side of all the sides of said opening.

[Claim 5] Are the carrier cassette which seals and holds a processed material, and carry out the laminating of said two or more processed materials through space, and they are held. The body of a cassette equipped with opening to which the opening with which a nozzle is inserted is formed in in case purge gas is introduced into the interior, and receipts and payments of said processed material are performed, Plug up said opening and it has the covering device material which can seal said body of a cassette. The carrier cassette characterized by opening said covering device material after inserting said nozzle in said opening, supplying said purge gas in said body of a cassette through this nozzle and making the pressure within said body of a cassette higher than an external pressure before opening said covering device material.

[Claim 6] The process for which the carrier cassette which plugged up the body of a cassette which holds two or more processed materials, and opening to which receipts and payments of said processed material are performed, and was equipped with the covering device material which can seal said body of a cassette is prepared, After arranging said carrier cassette which held said processed material to the processed material carry in/out part of a processed material processor, The process which opens said covering device material so that said open air which flows toward the processed side of said processed material in said carrier cassette among the open air which flows from said opening of said carrier cassette may decrease most, The process which processes a request to said processed material after transferring said processed material to said processed material processor through said opening, The process which picks out said processed material from said processed material processor, holds said processed material in said empty carrier cassette after said processing termination, attaches said covering device material after that, and seals said carrier cassette, The manufacture approach of the semiconductor device characterized by having the process which assembles a semiconductor device using said processed material [finishing / said processing].

[Claim 7] The process for which the carrier cassette which plugged up the body of a cassette which holds the semi-conductor wafer which are two or more processed materials, and opening of the square with which receipts and payments of said semi-conductor wafer are performed, and was equipped with the covering device material which can seal said body of a cassette is prepared, After arranging said carrier cassette which held said semi-conductor wafer in the loader section which is a processed material carry in/out part of a wafer processor, The process which opens said covering device material so that said open air which flows toward the circuit forming face which is a processed side of said semi-conductor wafer in said carrier cassette among the open air which flows from said opening of said carrier cassette

may decrease most, The process which processes a request to said semi-conductor wafer after transferring said semi-conductor wafer into said wafer processor through said opening, The process which picks out said semi-conductor wafer from said wafer processor, holds said semi-conductor wafer in said empty carrier cassette after said processing termination, attaches said covering device material after that, and seals said carrier cassette, The manufacture approach of the semiconductor device characterized by having the process which assembles a semiconductor device using said semi-conductor wafer [finishing / said processing].

[Claim 8] The manufacture approach of the semiconductor device characterized by using said carrier cassette which is the manufacture approach of a semiconductor device according to claim 7, and was formed so that the clearance between said body of a cassette of the surface which counters said circuit forming face of said semi-conductor wafer of said opening, and said covering device material might become the smallest among said clearances formed in the four sides of said opening, when said covering device material was opened.

[Claim 9] The process for which the carrier cassette which plugged up the body of a cassette which holds the semi-conductor wafer which are two or more processed materials, and opening of the square with which receipts and payments of said semi-conductor wafer are performed, and was equipped with the covering device material which can seal said body of a cassette is prepared, After arranging said carrier cassette which held said semi-conductor wafer in the loader section which is a processed material carry in/out part of a wafer processor, The process which inserts in the opening of said body of a cassette of said carrier cassette the nozzle prepared in said loader section, and supplies purge gas in said body of a cassette from said nozzle, The process which opens said covering device material of said carrier cassette after making the pressure within said body of a cassette higher than an external pressure, The process which processes a request to said semi-conductor wafer after transferring said semi-conductor wafer into said wafer processor through said opening, The process which picks out said semi-conductor wafer from said wafer processor, holds said semi-conductor wafer in said empty carrier cassette after said processing termination, attaches said covering device material after that, and seals said carrier cassette, The manufacture approach of the semiconductor device characterized by having the process which assembles a semiconductor device using said semi-conductor wafer [finishing / said processing].

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Field of the Invention] Especially this invention is applied to foreign matter adhesion reduction of the carrier cassette which holds a semi-conductor wafer by the direct

vent system about a semi-conductor manufacturing technology, and relates to an effective technique.

[0002]

[Description of the Prior Art] the technique explained below -- this invention -- research -- it faces completing, this invention person inquires, and the outline is as follows.

[0003] Among semi-conductor production processes, in the last process, since conveyance of a semi-conductor wafer (processed material) is performed between each process, the carrier cassette of various semi-conductor wafers is used.

[0004] There are a thing of the direct vent system called FOUP (Front Opening Unified Pod) and a thing of the non-direct vent system called OC (Open Cassette) in this carrier cassette, and both do arrangement hold of two or more semi-conductor wafers in piles through space at each.

[0005] Among these, FOUP consists of a body of a cassette with opening to which receipts and payments of a semi-conductor wafer are performed, and a door (covering device material) which plugs up this opening.

[0006] In case a semi-conductor wafer with a diameter of 300mm will be used from now on, the thought of mini en BAIROMENTO which used FOUP is called for.

[0007] In addition, the semi-conductor manufacturing technology using FOUP is indicated by issue, the "monthly SemiconductorWorld January, 1998 issue", and 131-155 pages on incorporated company press journal December 20, 1997, for example.

[0008]

[Problem(s) to be Solved by the Invention] However, in FOUP of the above mentioned technique, when the door is opened, the pressure in FOUP decreases and absorption of the open air occurs. When the open rate of a door is large in that case, the suction rate of the open air also becomes large and the air to which the equipment exterior became dirty will be incorporated in FOUP.

[0009] In addition, since the circuit forming face turns to the upper part and it holds, as for a semi-conductor wafer, the foreign matter with which it was carried by this when the air which flowed in from the upper part of opening of FOUP contacted the circuit forming face of a semi-conductor wafer will adhere to a circuit forming face.

[0010] Consequently, it is made into a problem for foreign matter adhesion in this circuit forming face to cause a yield fall of a product.

[0011] The purpose of this invention is to offer the manufacture approach of the semiconductor device using the carrier cassette and it which aim at reduction of the consumption energy in the air-conditioning energy of a clean room etc. while reducing foreign matter adhesion in a processed material.

[0012] The other purposes and the new description will become clear from description and the accompanying drawing of this specification along [said] this invention.

[0013]

[Means for Solving the Problem] It will be as follows if the outline of a typical thing is briefly explained among invention indicated in this application.

[0014] Namely, the body of a cassette equipped with opening to which the carrier

cassette of this invention carries out the laminating of two or more processed materials through space, and is held, and receipts and payments of said processed material are performed, Plug up said opening and it has the covering device material which can seal said body of a cassette. When said covering device material is opened, the clearance between said body of a cassette at the time of opening said covering device material so that said open air which flows toward the processed side of said processed material held in said body of a cassette among the open air which flows from said opening may decrease most, and said covering device material is formed. [0015] Thereby, adhesion of the foreign matter to the processed side of a processed material can be reduced.

[0016] Therefore, even if it worsens the cleanliness class of a clean room, it becomes possible to suppress foreign matter adhesion in a processed material, consequently the consumption energy in a clean room etc. can be reduced.

[0017] Moreover, the body of a cassette with which the manufacture approach of the semiconductor device of this invention holds two or more processed materials, The process for which the carrier cassette which plugged up opening to which receipts and payments of said processed material are performed, and was equipped with the covering device material which can seal said body of a cassette is prepared, After arranging said carrier cassette which held said processed material to the processed material carry in/out part of a processed material processor, The process which opens said covering device material so that said open air which flows toward the processed side of said processed material in said carrier cassette among the open air which flows from said opening of said carrier cassette may decrease most, The process which processes a request to said processed material after transferring said processed material to said processed material processor through said opening, The process which picks out said processed material from said processed material processor, holds said processed material in said empty carrier cassette after said processing termination, attaches said covering device material after that, and seals said carrier cassette, It has the process which assembles a semiconductor device using said processed material [finishing / said processing].

[0018]

[Embodiment of the Invention] Hereafter, the gestalt of operation of this invention is explained to a detail based on a drawing.

[0019] Drawing 1 is the appearance perspective view showing an example of the gestalt of operation of the carrier cassette of this invention, and the structure of the covering device material used for it. (a) is drawing showing an example of the door section (covering device material) and the structure of a fitting side of the carrier cassette which shows a carrier cassette and (b) to covering device material, and shows drawing 2 to drawing 1 . The partial expanded sectional view of the direction of length (height) and (b) (a) A horizontal partial expanded sectional view, The sectional view showing an example of the wafer hold condition in the carrier cassette which shows (c) in the partial expanded sectional view of the direction of length (height) at the time of door disconnection, and shows drawing 3 to drawing 1 , The partial perspective view showing an example of the conveyance gestalt of a carrier cassette

[in / in drawing 4 / the manufacture approach of the semiconductor device of this invention], The conceptual diagram of operation showing an example of the delivery actuation to the wafer processor of a carrier cassette [in / in drawing 5 / the manufacture approach of the semiconductor device of this invention], Drawing 6 (a), (b) and drawing 7 (a) and (b), and (c) are the important section sectional views showing an example of the manufacture approach of the semiconductor device using the carrier cassette shown in drawing 1 .

[0020] The carrier cassette 2 of the gestalt of this operation is the container which can be held by the direct vent system about two or more semi-conductor wafers 1 (processed material), and in case the semi-conductor wafer 1 is especially conveyed between each process of a last process among semi-conductor production processes, it is used.

[0021] That is, the carrier cassette 2 of the gestalt of this operation is FOUP, as shown in drawing 3 , minds space, and arranges and holds two or more semi-conductor wafers 1 in it in piles.

[0022] If the configuration of the carrier cassette 2 (FOUP) is explained using drawing 1 - drawing 3 , here Body of cassette 2a of the core box equipped with opening 2c of the square with which the laminating of two or more semi-conductor wafers 1 is carried out through space, and it holds, and receipts and payments of the semi-conductor wafer 1 are performed, Close opening 2c and it consists of door section 2bs (covering device material) which are the doors which can seal body of cassette 2a. So that said open air which flows toward circuit forming face 1a of the semi-conductor wafer 1 held in body of cassette 2a among the open air which flows from opening 2c when door section 2b is opened may decrease most The clearances 3a and 3b between body of cassette 2a at the time of opening door section 2b, as shown in drawing 2 (c), and door section 2b are formed.

[0023] That is, the balance of the open air which flows from opening 2c is formed so that the open air from 2d of surfaces may decrease most in the four sides of opening 2c.

[0024] Therefore, clearance 3a formed in 2d of surfaces among four sides of square opening 2c should be just the smallest among four sides. For example, only clearance between 2d of surfaces of four sides 3a may be smaller than other three sides, and clearance 3a (with the gestalt of this operation, the smallest thing is set to clearance 3a among the clearances 3a and 3b formed in four sides of opening 2c) of 2d of surfaces, left part 2u, and right-hand-side 2v may be the same magnitude, and it may be smaller than clearance between 2g of lower sides 3b.

[0025] By the carrier cassette 2 of the gestalt of this operation, when door section 2b is opened, clearance 3a of body of cassette 2a and door section 2b which are formed in 2d of surfaces which counter circuit forming face 1a (processed side) of the semi-conductor wafer 1 of opening 2c is formed so that it may become the smallest among the clearances 3a and 3b formed in the four sides of opening 2c.

[0026] So, with the gestalt of this operation, when door section 2b is opened, between body of cassette 2a, and door section 2b, to the closing motion direction 4 of door section 2b, the fitting sides 2e, 2f, 2s, and 2t of body of cassette 2a which forms

Clearances 3a and 3b, and door section 2b incline, and are formed. Tilt angle θ_1 of fitting side 2e of 2d of surfaces which counter circuit forming face 1a of the semi-conductor wafer 1 of opening 2c The fitting sides [of all the sides of opening 2c / 2e, 2f, 2s, and 2t] tilt angle θ_1 , and θ_2 It is formed at the smallest include angle inside.

[0027] therefore, by the carrier cassette 2 of the gestalt of this operation So that clearance between 2d of surfaces of opening 2c at the time of opening door section 2b 3a may become the smallest For example, as shown in drawing 2 (a) and (b), it is the tilt angle θ_1 of 2d of surfaces. To about 4 degrees, it is the tilt angle θ_2 of 2g of lower sides, left part 2u, and right-hand-side 2v further. It forms at the bigger include angle than 4 degrees.

[0028] That is, only the fitting side 2e on door section 2b shown in drawing 2 (a) and corresponding to 2d of surfaces of opening 2c of body of cassette 2a is the tilt angle θ_1 . The fitting sides 2f, 2s, and 2t corresponding to the other sides at about 4 degrees are formed by whenever [bigger tilt-angle / than 4 degrees].

[0029] Since clearance 3a of body of cassette 2a and door section 2b in 2d of surfaces of opening 2c at the time of opening door section 2b can be made by this smaller than other clearance between three sides (2g [of lower sides], left part 2u, right-hand-side 2v) 3b, When door section 2b is opened, said open air which flows toward circuit forming face 1a of the semi-conductor wafer 1 among the open air which flows from opening 2c can be lessened most.

[0030] In addition, around [inside] door section 2b, as shown in drawing 1 (b) and drawing 2, it is tabular and the ring-like packing 5 is attached, and this becomes possible to ensure sealing with door section 2b and body of cassette 2a.

[0031] Moreover, as shown in drawing 1 (b), latch 2h which performs door immobilization at the time of shutting door section 2b is prepared in the upper part free [a protrusion] at door section 2b.

[0032] In case it projects when door section 2b is shut, and door section 2b and body of cassette 2a are fixed and door section 2b is opened, notching 2i for pin receptacles of the front face of door section 2b shown in drawing 1 (a) is made to insert and rotate the pin of the door opening close device 11 prepared in the wafer processor (processed material processor) 10 side shown in drawing 5 this latch 2h.

[0033] Thereby, latch 2h can withdraw and door section 2b can be opened.

[0034] In addition, the switching action of such door section 2bs is performed by the door opening close device 11 of the wafer processor 10 by automatic control.

[0035] Moreover, as shown in drawing 1 (a), loader door 11a of the door opening close device 11 shown in drawing 5 and notching 2j for positioning which performs positioning are prepared in the front face of door section 2b of the carrier cassette 2.

[0036] Furthermore, robot hand section 2k for handling of handling device 7a of the automatic conveyance vehicle 7 (AGV (Auto-matic Guided Vehicle) and RGV (Reil GuidedVehicle)) shown in drawing 5 is prepared in the top panel, and 2l. [of manual hand sections for handling] and side-rail 2m, bottom rail 2n, etc. are prepared in body of cassette 2a of the carrier cassette 2 also like the side face.

[0037] In addition, as for the carrier cassette 2, body of cassette 2a and door section

2b have some in which it is formed in of a polycarbonate etc. or a part of body of cassette 2a (part which supports the semi-conductor wafer 1) is formed of the polyether ether ketone etc.

[0038] Next, the manufacture approach of the semiconductor device of the gestalt this operation is explained.

[0039] Here, a photolithography process is taken up for an example and the case where exposure processing is performed to the semi-conductor wafer 1 is explained using the carrier cassette 2 shown in drawing 1 (a).

[0040] In addition, drawing 6 and drawing 7 are SiO₂ deposited on the principal plane of the silicon substrate 1001 which is a base substrate as an example of a process which processes it by the photolithography (deposition). The case where contact hole 1002a which is a detailed hole is formed is briefly shown in the film (silicon dioxide) 1002.

[0041] First, it is SiO₂ on the silicon substrate 1001 which is a base substrate. The film 1002 (oxide film) is formed and it is after that and SiO₂. The semi-conductor wafer 1 as formed the resist film 1003 on the film 1002 and shown in drawing 6 is prepared.

[0042] That is, as photolithography processing of the gestalt of this operation shows to drawing 6 (a), it is SiO₂ on the principal plane of a silicon substrate 1001. The film 1002 is deposited and it is SiO₂ further. The semi-conductor wafer 1 which applied the resist film 1003 on the film 1002 (formation) is prepared.

[0043] The carrier cassette 2 which, on the other hand, closed body of cassette 2a which holds two or more semi-conductor wafers 1 (processed material), and opening 2c of the square with which receipts and payments of the semi-conductor wafer 1 are performed, and was equipped with door section 2b (covering device material) which can seal body of cassette 2a is prepared.

[0044] That is, the carrier cassette 2 (FOUP) shown in drawing 1 (a) is prepared.

[0045] In addition, when door section 2b is opened, the carrier cassette 2 is formed so that clearance 3a of body of cassette 2a and door section 2b of 2d of surfaces which counter circuit forming face 1a of the semi-conductor wafer 1 of opening 2c may become the smallest among the clearances 3a and 3b formed in the four sides of opening 2c.

[0046] Then, in this carrier cassette 2, circuit forming face 1a which is that principal plane about two or more semi-conductor wafers 1 with which exposure processing is performed is turned upwards, and is held. Here, as shown in drawing 3, through space, each is made to carry out the laminating of two or more semi-conductor wafers 1 to the same direction (turning circuit forming face 1a upwards), and they are held in it.

[0047] Then, the carrier cassette 2 which held two or more semi-conductor wafers 1 is laid in the automatic conveyance vehicle 7 shown in drawing 4.

[0048] In addition, the automatic conveyance vehicle 7 shown in drawing 4 is RGV, and annunciator 7b which shows actuation of handling device 7a which grasps, moves and changes the carrier cassette 2, or the automatic conveyance vehicle 7 is prepared in this automatic conveyance vehicle 7.

[0049] Moreover, as shown in drawing 5, FFU (Fan Filter Unit)⁸ is installed in head

lining of the interior etc., for example, the clean room which conveys the semi-conductor wafer 1 by the automatic conveyance vehicle 7 is a room whose cleanliness class is about 1000 to 100000 class.

[0050] Then, as shown in drawing 4 and drawing 5, the automatic conveyance vehicle 7 is moved in front of the aligner which is the wafer processor 10, and the carrier cassette [finishing / semi-conductor wafer 1 hold on the loader section 12 (processed material carry in/out part) of the wafer processor 10] 2 is carried and arranged by handling device 7a of the automatic conveyance vehicle 7.

[0051] Then, the carrier cassette 2 is advanced to wafer processor 10 inboard on the loader section 12, and loader door 11a of the door opening close device 11 and the carrier cassette 2 are docked there.

[0052] After positioning loader door 11a and door section 2b using notching 2j for positioning of door section 2b in that case, it changes into the condition which can open door section 2b of the carrier cassette 2 by inserting the pin member (not shown) prepared in notching 2i for pin receptacles of door section 2b at loader door 11a, and rotating said pin member.

[0053] That is, latch 2h of door section 2b is retracted.

[0054] Then, the door opening close device 11 is moved and door section 2b of the carrier cassette 2 is opened.

[0055] In addition, the carrier cassette 2 is formed so that clearance 3a of body of cassette 2a and door section 2b of 2d of surfaces of opening 2c which are formed when door section 2b is opened may become the smallest in the four sides of opening 2c.

[0056] That is, as the carrier cassette 2 shows to drawing 2 (c), clearance 3a in 2d of surfaces of opening 2c is the smallest, and clearance 3b in other three sides (2g of lower sides, left part 2u, and right-hand-side 2v) is larger than clearance between 2d of surfaces 3a.

[0057] Thereby, if door section 2b is opened, said open air which flows toward circuit forming face 1a (processed side) of the semi-conductor wafer 1 in the carrier cassette 2 among the open air which flows from opening 2c of the carrier cassette 2 can be lessened most.

[0058] Therefore, the amount of the foreign matter adhering to circuit forming face 1a of the semi-conductor wafer 1 can be reduced.

[0059] Then, with the transfer robot 6 which shows drawing 5, the semi-conductor wafer 1 is transferred into the wafer processor 10 through opening 2c of body of cassette 2a, and a request is processed to the semi-conductor wafer 1 after that.

[0060] That is, exposure processing is performed to the semi-conductor wafer 1.

[0061] In addition, the cleanliness class in the wafer processor 10 is a class 1.

[0062] First, an exposure pattern is exposed on the resist film 1003 of the semi-conductor wafer 1.

[0063] Here, as shown in drawing 6 (a), said exposure pattern is exposed on the resist film 1003 of the semi-conductor wafer 1 by irradiating the exposure light 9 at the reticle in which the exposure pattern exposed to the semi-conductor wafer 1 was formed.

[0064] That is, exposure processing is performed by irradiating the exposure light 9 at the resist film 1003 of the principal plane of a silicon substrate 1001.

[0065] Under the present circumstances, the exposure light 9 is irradiated by the resist film 1003 by passing said reticle. Here, the exposure light 9 is not irradiated by opening hole formation field 1003b of diameter ΔW .

[0066] With the gestalt of this operation, the resist film 1003 is the thing of a negative form.

[0067] Then, after exposure termination, with the transfer robot 6, the semi-conductor wafer 1 is picked out from the wafer processor 10, and it transfers and holds in the empty carrier cassette 2.

[0068] Furthermore, after ending a transfer of all the semi-conductor wafers 1, door section 2b is attached in body of cassette 2a according to the door opening close device 11, and the carrier cassette 2 is sealed.

[0069] That is, door section 2b of the carrier cassette 2 is shut, and the carrier cassette 2 is sealed.

[0070] Then, it secedes from the carrier cassette 2 and loader door 11a of the door opening close device 11, and the carrier cassette 2 is put on the automatic conveyance vehicle 7 (AGV) by handling device 7a.

[0071] That is, again, the carrier cassette 2 which held the semi-conductor wafer [finishing / exposure processing] 1 is put on the automatic conveyance vehicle 7, and is conveyed in front of the developer which is another wafer processor 10, and the resist film 1003 is developed there.

[0072] In that case, the semi-conductor wafer 1 is transferred into a developer by the same approach as the case of an aligner, and sequential development of the semi-conductor wafer 1 is carried out there.

[0073] By this, only opening hole formation field 1003b of diameter ΔW by which the exposure light 9 was not irradiated melts into a developer, and is removed, and as shown in drawing 7 (a), opening hole 1003a is formed there.

[0074] Then, SiO₂ which is an oxide film The film 1002 is etched.

[0075] That is, after development termination, with said developer to the transfer robot 6, after taking out the semi-conductor wafer 1 and carrying out sequential hold at the carrier cassette 2, the carrier cassette 2 is again carried before an etching system using the automatic conveyance vehicle 7.

[0076] Then, the semi-conductor wafer 1 is transferred into an etching system by the same approach as the case of an aligner, and sequential etching of the semi-conductor wafer 1 is carried out there.

[0077] That is, SiO₂ exposed from opening hole 1003a of the resist film 1003 shown in drawing 7 (a) It is SiO₂, as etching removes the film 1002 and this shows drawing 7 (b). Contact hole 1002a is formed in the film 1002.

[0078] Then, ashing etc. removes the resist film 1003.

[0079] That is, after etching processing termination, with said etching system to the transfer robot 6, after taking out the semi-conductor wafer 1 and carrying out sequential hold at the carrier cassette 2, the carrier cassette 2 is again carried before an ashing device using the automatic conveyance vehicle 7.

[0080] Then, the semi-conductor wafer 1 is transferred into an ashing device by the same approach as the case of an aligner, and ashing processing of the semi-conductor wafer 1 is carried out one by one there.

[0081] SiO₂ which has by this contact hole 1002a of diameter ΔW which is an exposure pattern as shown in drawing 7 (c) It means forming the film 1002 on a silicon substrate 1001.

[0082] Then, the same exposure approach is repeated, a desired circuit pattern is formed in each chip field of the semi-conductor wafer 1, and this forms a desired semiconductor integrated circuit in each chip field.

[0083] Then, by dicing, each semiconductor chip is acquired from the semi-conductor wafer 1, die bonding, wirebonding, the closure, etc. are performed using this semiconductor chip, and a desired semiconductor device is assembled.

[0084] In addition, about the class of wirebonding or closure, it can change according to the type of a semiconductor device.

[0085] According to the carrier cassette of the gestalt of this operation, and the manufacture approach of the semiconductor device using it, the following operation effectiveness is acquired.

[0086] That is, in the carrier cassette 2, adhesion of the foreign matter to circuit forming face 1a of the semi-conductor wafer 1 can be reduced by forming clearance 3a of body of cassette 2a and door section 2b of 2d of surfaces of opening 2c at the time of opening door section 2b so that the open air which flows toward circuit forming face 1a of the semi-conductor wafer 1 at the time of opening door section 2b may decrease most.

[0087] Therefore, even if it worsens the cleanliness class of a clean room, it becomes possible to suppress foreign matter adhesion to the semi-conductor wafer 1.

[0088] Consequently, the consumption energy in a clean room etc. is reducible.

[0089] Moreover, with the gestalt of this operation, a processed material is the semi-conductor wafer 1, and further, clearance 3a of 2d [of surfaces of square opening 2c] body of cassette 2a and door section 2b is formed so that it may become the smallest among the clearances 3a and 3b formed in the four sides of opening 2c. Thereby, when door section 2b is opened, the amount of the open air which flows from 2d of surfaces of opening 2c is lessened most.

[0090] Consequently, it becomes possible to stop the contamination of the air from 2d of surfaces of opening 2c, therefore adhesion of the foreign matter to circuit forming face 1a of the semi-conductor wafer 1 can be stopped to the minimum.

[0091] Thereby, the yield of a semi-conductor product can be raised.

[0092] As mentioned above, although invention made by this invention person was concretely explained based on the gestalt of implementation of invention, it cannot be overemphasized that it can change variously in the range which this invention is not limited to the gestalt of implementation of said invention, and does not deviate from the summary.

[0093] For example, although it lessened most the open air which flows toward circuit forming face 1a of the semi-conductor wafer 1 and reduced foreign matter adhesion when the carrier cassette 2 explained with the gestalt of operation opened door

section 2b When the pressure in body of cassette 2a is heightened from an external pressure and this opens door section 2b, you may make it prevent the open air flowing, before opening door section 2b.

[0094] The carrier cassette 2 of the gestalt of other operations shown in drawing 8 takes in this approach.

[0095] That is, the carrier cassette 2 shown in drawing 8 is N2 in body of cassette 2a to the pars basilaris ossis occipitalis of the body of cassette 2a. In case purge gas 13, such as a dried air, is introduced, opening 2p in which a nozzle 14 is inserted is formed.

[0096] Therefore, in case this carrier cassette 2 is used, after arranging the carrier cassette 2 which held the semi-conductor wafer 1 in the loader section 12 which is a processed material carry in/out part of the wafer processor 10, the nozzle 14 prepared in the loader section 12 is inserted in opening 2p of body of cassette 2a of the carrier cassette 2.

[0097] Then, purge gas 13 is supplied in body of cassette 2a from a nozzle 14, and, thereby, the pressure in body of cassette 2a is made higher than an external pressure.

[0098] Then, door section 2b is opened by the same approach as the gestalt of said operation, and the semi-conductor wafer 1 is further transferred to the wafer processor 10 from the carrier cassette 2 with the transfer robot 6.

[0099] Furthermore, after performing predetermined processing to the semi-conductor wafer 1 within the wafer processor 10, again, the semi-conductor wafer 1 is returned to the carrier cassette 2 from the wafer processor 10 with the transfer robot 6, and door section 2b is shut.

[0100] Then, supply of purge gas 13 is suspended and a nozzle 14 is made to secede from body of cassette 2a.

[0101] In addition, when purge gas 13 is introduced inside opening 2p in body of cassette 2a, it is desirable that filter 2q which removes a foreign matter is prepared.

[0102] Furthermore, after opening door section 2b, supply interruption of purge gas 13 may be performed before making the semi-conductor wafer 1 transport into the wafer processor 10.

[0103] In addition, by the carrier cassette 2 of the gestalt of other operations of drawing 8, it may carry out about formation with clearance 3a and clearance 3b in opening 2c of body of cassette 2a like the gestalt of said operation, or may not carry out, or any are sufficient.

[0104] In case door section 2b is opened by forming in body of cassette 2a opening 2p in which a nozzle 14 is inserted according to the carrier cassette 2 shown in drawing 8, after supplying purge gas 13 in body of cassette 2a through this nozzle 14 and making the pressure in body of cassette 2a higher than an external pressure beforehand, it becomes possible to open door section 2b.

[0105] Since the pressure in body of cassette 2a is higher than an external pressure by this when door section 2b is opened, the open air is not drawn in body of cassette 2a, therefore invasion of the foreign matter into body of cassette 2a can be prevented.

[0106] Consequently, adhesion of a foreign matter in processed materials, such as the semi-conductor wafer 1, can be reduced, and, thereby, the yield of said processed material can be improved.

[0107] Moreover, the clearances 3a and 3b between body of cassette 2a at the time of the carrier cassette 2 of the gestalt of said operation opening door section 2b so that the open air which flows toward circuit forming face 1a of the semi-conductor wafer 1 in body of cassette 2a among the open air which flows from opening 2c when door section 2b is opened may decrease most, and door section 2b are formed.

[0108] Therefore, a fitting sides [of body of cassette 2a and door section 2b / 2e 2f, 2s, and 2t] configuration can consider various things.

[0109] Here, by the carrier cassette 2 shown in drawing 9 (a), crevice 2r which is a small slot is formed in fitting side 2e of 2d section of surfaces of door section 2b, and crevice 2r of the bigger volume than this is formed in 2f of fitting sides of 2g section of lower sides. In addition, in this case, the fitting sides 2s and 2t on either side are the same as crevice 2r of fitting side 2e of 2d section of surfaces, or crevice 2r of the bigger volume than it should just be prepared.

[0110] In addition, the tilt angle theta 1 same in the fitting sides 2e and 2f shown in drawing 9 (a) as the gestalt of said operation and theta 2 It is prepared.

[0111] Moreover, the carrier cassette 2 of the gestalt of other operations shown in drawing 9 (b) may change the cross-section configuration of packing 5, and the cross-section configuration of packing 5 may be circular [the cassette], without being limited to a plate-like thing.

[0112] However, in order to raise seal nature, it is desirable that a cross-section configuration uses a plate-like thing.

[0113] Moreover, for the carrier cassette 2 of the gestalt of other operations shown in drawing 10 , fitting side of 2d of surfaces 2e is a tilt angle theta 1 like the gestalt of said operation. It does not have but fitting side 2e is the case where it is formed in parallel with the closing motion direction 4 of door section 2b shown in drawing 2 (c).

[0114] Here the carrier cassette 2 of drawing 10 (a) The carrier cassette 2 which a cross-section configuration forms fitting side 2e using the plate-like packing 5 in parallel with said closing motion direction 4 of door section 2b, is a thing, and is shown in drawing 10 (b) Form in fitting side 2e of door section 2b of this crevice 2r which is a slot to the carrier cassette 2 of drawing 10 (a), and further the carrier cassette 2 shown in drawing 10 (c) The cross-section configuration of the packing 5 of this is made circular to the carrier cassette 2 of drawing 10 (a).

[0115] The carrier cassette 2 in addition, by being adapted each side of opening 2c of body of cassette 2a, and combining a fitting sides [of body of cassette 2a and door section 2b as shown in drawing 9 , drawing 10 , etc. / 2e and 2f] configuration So that the open air which flows toward circuit forming face 1a of the semi-conductor wafer 1 in body of cassette 2a among the open air which flows from opening 2c as a result when door section 2b is opened may decrease most As long as the clearances 3a and 3b between body of cassette 2a at the time of opening door section 2b and door section 2b are formed, the combination of a fitting sides [in 2d of surfaces, 2g of lower sides, left part 2u, and right-hand-side 2v of opening 2c / 2e, 2f, 2s, and 2t] configuration may be what kind of thing.

[0116] Moreover, although the carrier cassette 2 shown in the gestalt (drawing 1) of said operation and the gestalt (drawing 8 - drawing 10) of operation of others

[above] was the thing of the structure in which the outside periphery of door section 2b and the tip inside of body of cassette 2a carry out a seal The carrier cassette 2 may be the thing of the structure in which the inner circumference section of door section 2b and the tip outside of body of cassette 2a carry out a seal through packing 5 like the carrier cassette 2 shown in the gestalt of other operations of drawing 11 .

[0117] Also in the carrier cassette 2 of the gestalt of other operations shown in drawing 11 , the same operation effectiveness as the carrier cassette 2 of the gestalt of said operation is acquired.

[0118] Moreover, although the gestalt of said operation explained the case where the carrier cassette 2 was conveyed by AGV, you may be the carrier system which makes it run head lining called OHT (Over-head Hoist Transport) as not limited to said AGV or RGV and shown in drawing 12 about the conveyance means of the carrier cassette 2.

[0119] Moreover, although the gestalt of said operation and the gestalt of operation of others [above] explained the case where the processed material held in the carrier cassette 2 was the semi-conductor wafer 1, said processed material may be a reticle etc. and the carrier cassette 2 in that case serves as a reticle carrier.

[0120] Furthermore, although the wafer processor 10 is an aligner and the case where a semi-conductor production process was a photolithography process was explained as the manufacture approach of a semiconductor device If it is the process to which a semi-conductor production process conveys processed materials, such as the semi-conductor wafer 1 and a reticle, using the carrier cassette 2, and a transfer of said processed material to the wafer processor 10 is carried out You may be what kind of semi-conductor production processes, such as diffusion of those other than a photolithography process, and a washing process, and the wafer processor 10 in that case is not limited to an aligner, either.

[0121]

[Effect of the Invention] It will be as follows if the effectiveness acquired by the typical thing among invention indicated in this application is explained briefly.

[0122] (1) Adhesion of the foreign matter to the processed side of a processed material can be reduced by being formed so that the open air into which the clearance between the body of a cassette at the time of opening covering device material in . carrier cassette and covering device material flows toward the processed side of a processed material may decrease most. Therefore, even if it worsens the cleanliness class of a clean room, it becomes possible to suppress foreign matter adhesion in a processed material.

[0123] (2) The consumption energy in a clean room etc. is reducible with . above (1).

[0124] (3) When . processed material is a semi-conductor wafer, foreign matter adhesion in the circuit forming face of a semi-conductor wafer can be reduced, and, thereby, the yield of a semi-conductor product can be raised.

* NOTICES *

JPO and INPIT are not responsible for any damages caused by the use of this translation.

1.This document has been translated by computer. So the translation may not reflect the original precisely.

2.**** shows the word which can not be translated.

3.In the drawings, any words are not translated.

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1] (a) and (b) It is the appearance perspective view showing an example of the gestalt of operation of the carrier cassette of this invention, and the structure of the covering device material used for it, and (a) is a carrier cassette and (b) is covering device material.

[Drawing 2] (a), (b), and (c) are drawings showing an example of the door section (covering device material) and the structure of a fitting side of the carrier cassette shown in drawing 1 , and (a) is [a horizontal partial expanded sectional view and (c of the partial expanded sectional view of the direction of length (height) and (b))] the partial expanded sectional views of the direction of length (height) at the time of door disconnection.

[Drawing 3] It is the sectional view showing an example of the wafer hold condition in the carrier cassette shown in drawing 1 .

[Drawing 4] It is the partial perspective view showing an example of the conveyance gestalt of the carrier cassette in the manufacture approach of the semiconductor device of this invention.

[Drawing 5] It is the conceptual diagram of operation showing an example of the delivery actuation to the wafer processor of the carrier cassette in the manufacture approach of the semiconductor device of this invention.

[Drawing 6] (a) and (b) are the important section sectional views showing an example of the manufacture approach of the semiconductor device using the carrier cassette shown in drawing 1 .

[Drawing 7] (a), (b), and (c) are the important section sectional views showing an example of the manufacture approach of the semiconductor device using the carrier cassette shown in drawing 1 .

[Drawing 8] It is the partial expansion conceptual diagram showing the delivery approach of the semiconductor wafer using the carrier cassette of the gestalt of other operations of this invention.

[Drawing 9] (a) and (b) are the partial expanded sectional views of the direction of length (height) showing the door section and the structure of a fitting side of the carrier cassette of the gestalt of other operations of this invention.

[Drawing 10] (a), (b), and (c) are the partial expanded sectional views showing the door section and the structure of a fitting side of the surface of the carrier cassette of the gestalt of other operations of this invention.

[Drawing 11] It is the partial expanded sectional view of the direction of length (height) showing the door section and the structure of a fitting side of the carrier cassette of the gestalt of other operations of this invention.

[Drawing 12] It is the partial perspective view showing the conveyance gestalt of the carrier cassette in the manufacture approach of the semiconductor device of the gestalt other operations of this invention.

[Description of Notations]

1 Semi-conductor Wafer (Processed Material)

1a Circuit forming face (processed side)

2 Carrier Cassette

2a The body of a cassette

2b Door section (covering device material)

2c Opening

2d Surface
2e, 2f, 2s, 2t Fitting side
2g Bottom side
2h Latch
2i Notching for pin receptacles
2j Notching for positioning
2k Robot hand section
2l. Manual hand section
2m Side rail
2n Bottom rail
2p Opening
2q Filter
2r Crevice
2u Left part
2v Right-hand side
3a, 3b Clearance
4 The Closing Motion Direction
5 Packing
6 Transfer Robot
7 Automatic Conveyance Vehicle
7a Handling device
7b Annunciator
8 FFU
9 Exposure Light
10 Wafer Processor (Processed Material Processor)
11 Door Opening Close Device
11a Loader door
12 Loader Section (Processed Material Carry In/out Part)
13 Purge Gas
14 Nozzle
1001 Silicon Substrate
1002 SiO₂ Film
1002a Contact hole
1003 Resist Film
1003a Opening hole
1003b Opening hole formation field

[Translation done.]

* NOTICES *

JPO and INPIT are not responsible for any damages caused by the use of this translation.

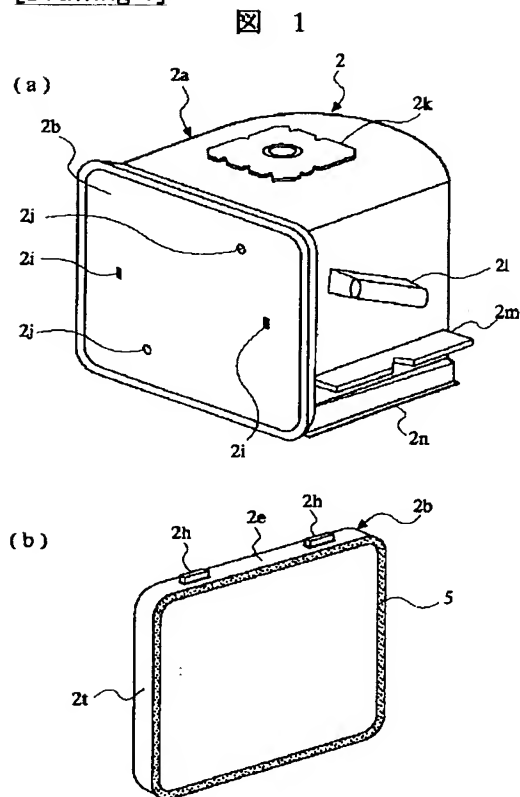
1.This document has been translated by computer. So the translation may not reflect the original precisely.

2.**** shows the word which can not be translated.

3.In the drawings, any words are not translated.

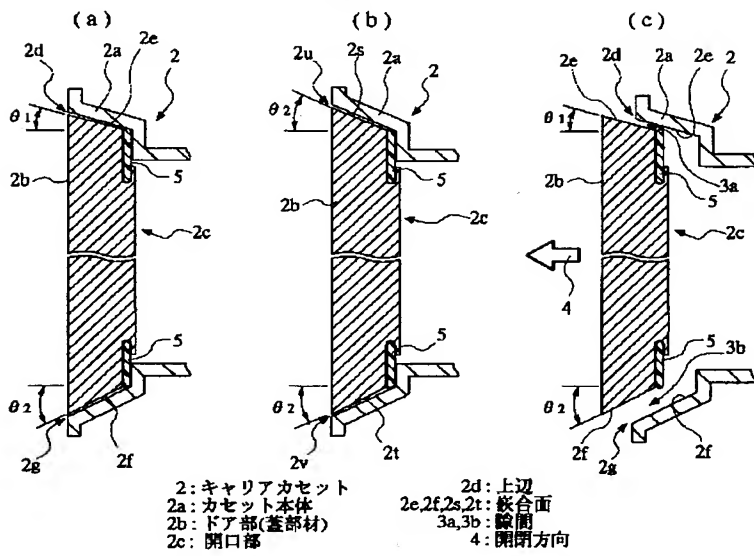
DRAWINGS

[Drawing 1]



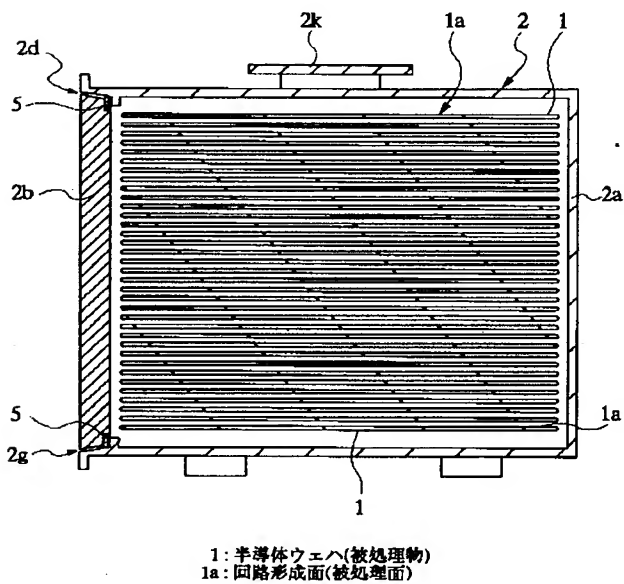
[Drawing 2]

図 2



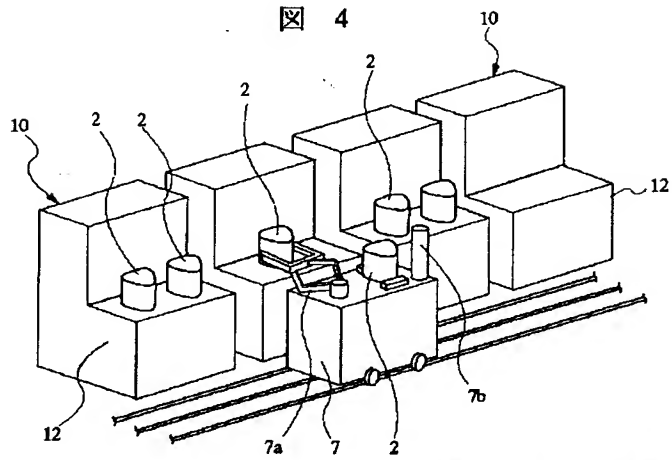
[Drawing 3]

図 3



[Drawing 4]

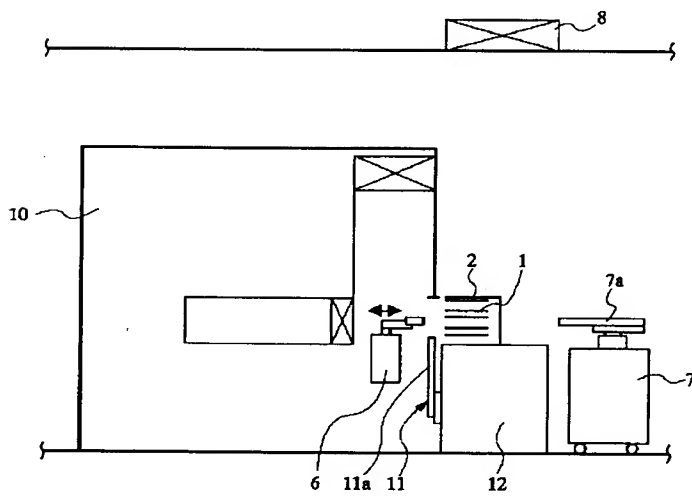
図 4



10: ウェハ処理装置(被処理物処理装置)
12: ロード部(被処理物搬入出部)

[Drawing 5]

図 5



[Drawing 6]

図 6

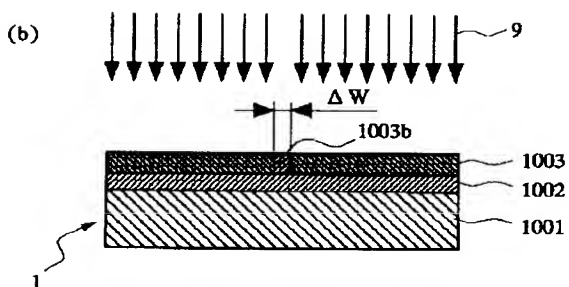
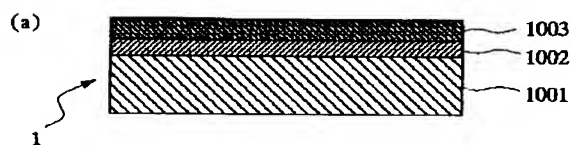


図 7

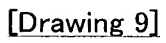
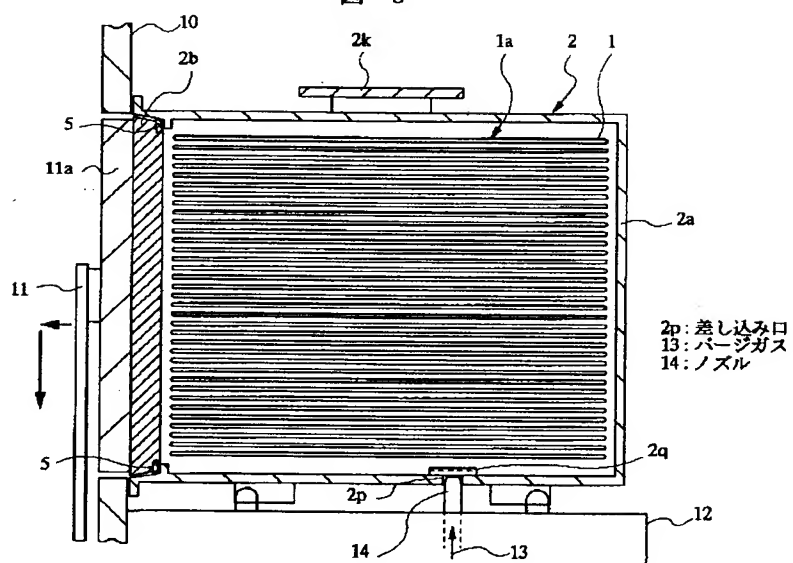


图 9

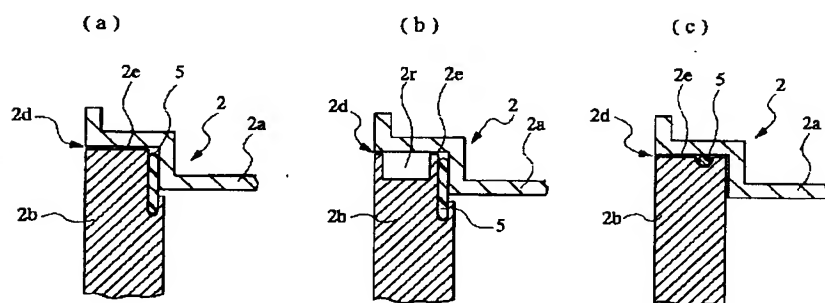


図 8



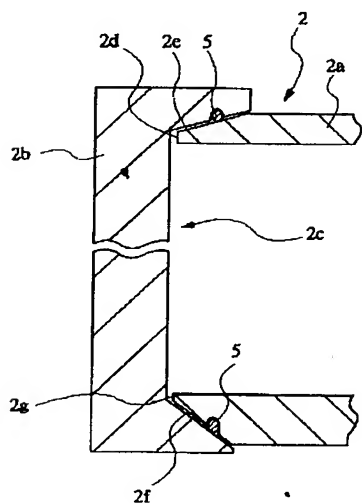
[Drawing 10]

図 10



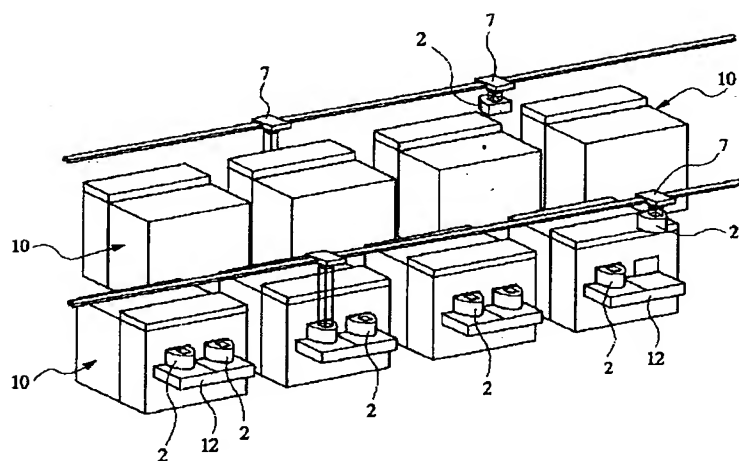
[Drawing 11]

図 11



[Drawing 12]

図 12



[Translation done.]

* NOTICES *

JPO and INPIT are not responsible for any damages caused by the use of this translation.

1.This document has been translated by computer. So the translation may not reflect the original precisely.

2.*** shows the word which can not be translated.

3.In the drawings, any words are not translated.

CORRECTION OR AMENDMENT

[Kind of official gazette] Printing of amendment by the convention of 2 of Article 17 of Patent Law

[Section partition] The 2nd partition of the 7th section

[Publication date] September 8, Heisei 17 (2005. 9.8)

[Publication No.] JP,2000-164688,A (P2000-164688A)

[Date of Publication] June 16, Heisei 12 (2000. 6.16)

[Application number] Japanese Patent Application No. 10-337065

[The 7th edition of International Patent Classification]

H01L 21/68

B65D 85/86

[FI]

H01L 21/68 V

H01L 21/68 A

B65D 85/38 R

[Procedure revision]

[Filing Date] March 10, Heisei 17 (2005. 3.10)

[Procedure amendment 1]

[Document to be Amended] Specification

[Item(s) to be Amended] The name of invention

[Method of Amendment] Modification

[The contents of amendment]

[Title of the Invention] The manufacture approach of a semiconductor device

[Procedure amendment 2]

[Document to be Amended] Specification

[Item(s) to be Amended] Claim

[Method of Amendment] Modification

[The contents of amendment]

[Claim(s)]

[Claim 1]

The process for which the carrier cassette which plugged up the body of a cassette which holds two or more processed materials, and opening to which receipts and payments of said processed material are performed, and was equipped with the covering device material which can seal said body of a cassette is prepared,

The process which opens said covering device material so that said open air which flows toward the processed side of said processed material in said carrier cassette among the open air which flows from said opening of said carrier cassette may decrease most, after arranging said carrier cassette which held said processed material to the processed material carry in/out part of a processed material processor,

The process which processes a request to said processed material after transferring said processed material to said processed material processor through said opening,

The process which picks out said processed material from said processed material processor, holds said processed material in said empty carrier cassette after said processing termination, attaches said covering device material after that, and seals said carrier cassette,

The manufacture approach of the semiconductor device characterized by having the process which assembles a semiconductor device using said processed material [finishing / said processing].

[Claim 2]

The process for which the carrier cassette which plugged up the body of a cassette which holds the semi-conductor wafer which are two or more processed materials, and opening of the square with which receipts and payments of said semi-conductor wafer are performed, and was equipped with the covering device material which can seal said body of a cassette is prepared,

The process which opens said covering device material so that said open air which flows toward the circuit forming face which is a processed side of said semi-conductor wafer in said carrier cassette among the open air which flows from said opening of said carrier cassette may decrease most, after arranging said carrier cassette which held said semi-conductor wafer in the loader section which is a processed material carry in/out part of a wafer processor,

The process which processes a request to said semi-conductor wafer after transferring said semi-conductor wafer into said wafer processor through said opening,

The process which picks out said semi-conductor wafer from said wafer processor, holds said semi-conductor wafer in said empty carrier cassette after said processing termination, attaches said covering device material after that, and seals said carrier cassette,

The manufacture approach of the semiconductor device characterized by having the process which assembles a semiconductor device using said semi-conductor wafer [finishing / said processing].

[Claim 3]

The manufacture approach of the semiconductor device characterized by using said carrier cassette which is the manufacture approach of a semiconductor device according to claim 2, and was formed so that the clearance between said body of a cassette of the surface which counters said circuit forming face of said semi-conductor wafer of said opening, and said covering device material might become the smallest among said clearances formed in the four sides of said opening, when said covering device material was opened.

[Claim 4]

The process for which the carrier cassette which plugged up the body of a cassette which holds the semi-conductor wafer which are two or more processed materials, and opening of the square with which receipts and payments of said semi-conductor wafer are performed, and was equipped with the covering device material which can seal said body of a cassette is prepared,

The process which inserts in the opening of said body of a cassette of said carrier cassette the nozzle prepared in said loader section, and supplies purge gas in said body of a cassette from said nozzle after arranging said carrier cassette which held said semi-conductor wafer in the loader section which is a processed material carry in/out part of a wafer processor,

The process which opens said covering device material of said carrier cassette after making the pressure within said body of a cassette higher than an external pressure,

The process which processes a request to said semi-conductor wafer after transferring said semi-conductor wafer into said wafer processor through said opening,

The process which picks out said semi-conductor wafer from said wafer processor, holds said semi-conductor wafer in said empty carrier cassette after said processing termination, attaches said covering device material after that, and seals said carrier cassette,

The manufacture approach of the semiconductor device characterized by having the process which assembles a semiconductor device using said semi-conductor wafer [finishing / said processing].

[Procedure amendment 3]

[Document to be Amended] Specification

[Item(s) to be Amended] 0011

[Method of Amendment] Modification

[The contents of amendment]

[0011]

The purpose of this invention is to offer the manufacture approach of a semiconductor device of aiming at reduction of the consumption energy in the air-conditioning energy of a clean room etc. while reducing foreign matter adhesion in a processed material.

[Procedure amendment 4]

[Document to be Amended] Specification

[Item(s) to be Amended] 0014

[Method of Amendment] Modification

[The contents of amendment]

[0014]

Namely, the manufacture approach of the semiconductor device of this invention The process for which the carrier cassette which plugged up the body of a cassette which holds two or more processed materials, and opening to which receipts and payments of said processed material are performed, and was equipped with the covering device material which can seal said body of a cassette is prepared, After arranging said carrier cassette which held said processed material to the processed material carry in/out part of a processed material processor, The process which opens said covering device material so that said open air which flows toward the processed side of said processed material in said carrier cassette among the open air which flows from said opening of said carrier cassette may decrease most, The process which processes a request to said processed material after transferring said processed material to said processed material processor through said opening, The process which picks out said processed material from said processed material processor, holds said processed material in said empty carrier cassette after said processing termination, attaches said covering device material after that, and seals said carrier cassette, It has the process which assembles a semiconductor device using said processed material [finishing / said processing].

[Procedure amendment 5]

[Document to be Amended] Specification

[Item(s) to be Amended] 0017

[Method of Amendment] Deletion

[The contents of amendment]

[Translation done.]

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開2000-164688

(P2000-164688A)

(43)公開日 平成12年6月16日(2000.6.16)

(51)Int.Cl.⁷

識別記号

F I

テマコード*(参考)

H 0 1 L 21/68

H 0 1 L 21/68

V 3 E 0 9 6

B 6 5 D 85/86

B 6 5 D 85/38

A 5 F 0 3 1

R

審査請求 未請求 請求項の数 9 O L (全 13 頁)

(21)出願番号

特願平10-337065

(22)出願日

平成10年11月27日(1998. 11. 27)

(71)出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(72)発明者 徳永 謙二

東京都小平市上水本町五丁目20番1号 株

式会社日立製作所半導体事業本部内

(72)発明者 小林 義明

東京都小平市上水本町五丁目20番1号 株

式会社日立製作所半導体事業本部内

(74)代理人 100080001

弁理士 筒井 大和

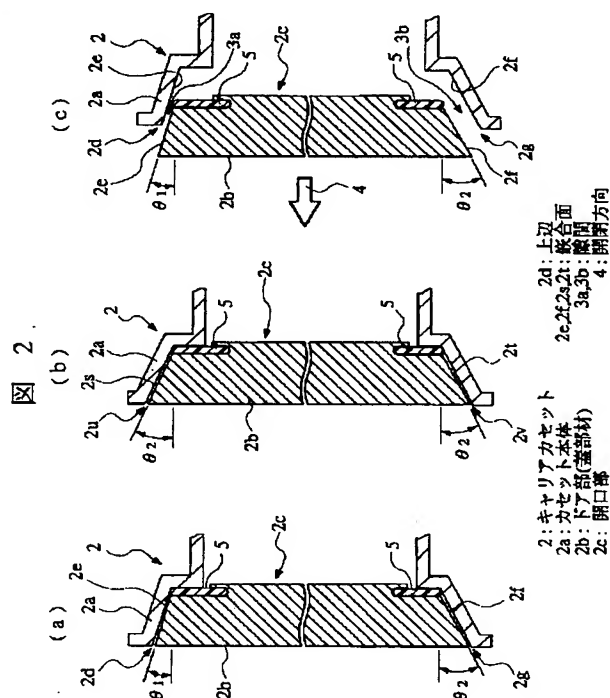
最終頁に続く

(54)【発明の名称】 キャリアカセットおよびそれを用いた半導体装置の製造方法

(57)【要約】

【課題】 半導体ウェハなどの被処理物への異物付着を低減し、かつ消費エネルギーの削減を図る。

【解決手段】 複数の半導体ウェハを空間を介して積層させて収容し、かつ前記半導体ウェハの出し入れが行われる四角形の開口部2cを備えた箱型のカセット本体2aと、開口部2cを塞いでカセット本体2aを密閉可能な扉であるドア部2bとから構成され、ドア部2bを開けた際に開口部2cの上辺2dにおいて形成されるカセット本体2aとドア部2bとの隙間3aが、開口部2cの他の辺において形成される隙間3bより小さくなるように形成され、これにより、ドア部2bを開けた際、カセット本体2a内の前記半導体ウェハの回路形成面に向かって流入する外気が最も少なくなり、前記回路形成面への異物の付着を低減できる。



【特許請求の範囲】

【請求項 1】 被処理物を密閉して収容するキャリアカセットであって、
複数の前記被処理物を空間を介して積層させて収容し、
前記被処理物の出し入れが行われる開口部を備えたカセット本体と、
前記開口部を塞いで前記カセット本体を密閉可能な蓋部材とを有し、
前記蓋部材を開けた際に前記開口部から流入する外気のうち、前記カセット本体に収容された前記被処理物の被
処理面に向かって流入する前記外気が最も少なくなるように前記蓋部材を開けた際の前記カセット本体と前記蓋
部材との隙間が形成されていることを特徴とするキャリアカセット。

【請求項 2】 被処理物を密閉して収容するキャリアカセットであって、
複数の前記被処理物を空間を介して積層させて収容し、
前記被処理物の出し入れが行われる開口部を備えたカセット本体と、
前記開口部を塞いで前記カセット本体を密閉可能な蓋部材とを有し、
前記蓋部材を開けた際に、前記開口部の前記被処理物の被処理面に対向する辺において形成される前記カセット
本体と前記蓋部材との隙間が、前記開口部の全ての辺において形成される前記隙間のうち最も小さくなるように
形成されていることを特徴とするキャリアカセット。

【請求項 3】 被処理物である半導体ウェハを密閉して収容するキャリアカセットであって、
複数の前記半導体ウェハを空間を介して積層させて収容し、前記半導体ウェハの出し入れが行われる四角形の開
口部を備えたカセット本体と、
前記開口部を塞いで前記カセット本体を密閉可能な蓋部材とを有し、
前記蓋部材を開けた際に、前記開口部の前記半導体ウェハの被処理面である回路形成面に対向する上辺において
形成される前記カセット本体と前記蓋部材との隙間が、前記開口部の 4 つの辺において形成される前記隙間のう
ち最も小さくなるように形成されていることを特徴とするキャリアカセット。

【請求項 4】 請求項 1、2 または 3 記載のキャリアカセットであって、前記蓋部材を開けた際に前記カセット
本体と前記蓋部材との間に隙間を形成する前記カセット本体および前記蓋部材の嵌合面が前記蓋部材の開閉方向
に対して傾斜して形成され、前記開口部の前記被処理物の前記被処理面に対向する辺の前記嵌合面の傾斜が、前
記開口部の全ての辺の前記嵌合面の傾斜のうち最も小さい角度で形成されていることを特徴とするキャリアカセ
ット。

【請求項 5】 被処理物を密閉して収容するキャリアカセットであって、

複数の前記被処理物を空間を介して積層させて収容し、
内部にパージガスを導入する際にノズルが差し込まれる
差し込み口が形成され、前記被処理物の出し入れが行わ
れる開口部を備えたカセット本体と、
前記開口部を塞いで前記カセット本体を密閉可能な蓋部
材とを有し、
前記蓋部材を開ける前に前記ノズルを前記差し込み口に
差し込み、このノズルを介して前記カセット本体内に前
記パージガスを供給して前記カセット本体内の圧力を外
部の圧力より高くした後、前記蓋部材を開けることを特
徴とするキャリアカセット。

【請求項 6】 複数の被処理物を収容するカセット本体
と、前記被処理物の出し入れが行われる開口部を塞いで
前記カセット本体を密閉可能な蓋部材とを備えたキャリ
アカセットを準備する工程と、
前記被処理物を収容した前記キャリアカセットを被処理
物処理装置の被処理物搬入出部に配置した後、前記キャ
リアカセットの前記開口部から流入する外気のうち、前
記キャリアカセット内の前記被処理物の被処理面に向か
って流入する前記外気が最も少なくなるように前記蓋部
材を開ける工程と、
前記被処理物を前記開口部を介して前記被処理物処理装
置に移載した後、前記被処理物に所望の処理を行う工程
と、
前記処理終了後、前記被処理物処理装置から前記被処理
物を取り出して前記被処理物を空の前記キャリアカセッ
トに収容し、その後、前記蓋部材を取り付けて前記キャ
リアカセットを密閉する工程と、
前記処理済みの前記被処理物を用いて半導体装置を組み
立てる工程とを有することを特徴とする半導体装置の製
造方法。

【請求項 7】 複数の被処理物である半導体ウェハを収
容するカセット本体と、前記半導体ウェハの出し入れが
行われる四角形の開口部を塞いで前記カセット本体を密
閉可能な蓋部材とを備えたキャリアカセットを準備する
工程と、
前記半導体ウェハを収容した前記キャリアカセットをウ
ェハ処理装置の被処理物搬入出部であるロード部に配置
した後、前記キャリアカセットの前記開口部から流入す
る外気のうち、前記キャリアカセット内の前記半導体ウ
ェハの被処理面である回路形成面に向かって流入する前
記外気が最も少なくなるように前記蓋部材を開ける工程
と、
前記半導体ウェハを前記開口部を介して前記ウェハ処理
装置内に移載した後、前記半導体ウェハに所望の処理を
行う工程と、
前記処理終了後、前記ウェハ処理装置から前記半導体ウ
ェハを取り出して前記半導体ウェハを空の前記キャリア
カセットに収容し、その後、前記蓋部材を取り付けて前
記キャリアカセットを密閉する工程と、

前記処理済みの前記半導体ウェハを用いて半導体装置を組み立てる工程とを有することを特徴とする半導体装置の製造方法。

【請求項 8】 請求項 7 記載の半導体装置の製造方法であって、前記蓋部材を開けた際に、前記開口部の前記半導体ウェハの前記回路形成面に対向する上辺の前記カセット本体と前記蓋部材との隙間が、前記開口部の 4 つの辺において形成される前記隙間のうち最も小さくなるように形成された前記キャリアカセットを用いることを特徴とする半導体装置の製造方法。

【請求項 9】 複数の被処理物である半導体ウェハを収容するカセット本体と、前記半導体ウェハの出し入れが行われる四角形の開口部を塞いで前記カセット本体を密閉可能な蓋部材とを備えたキャリアカセットを準備する工程と、

前記半導体ウェハを収容した前記キャリアカセットをウェハ処理装置の被処理物搬入部であるロード部に配置した後、前記ロード部に設けられたノズルを前記キャリアカセットの前記カセット本体の差し込み口に差し込んで前記ノズルから前記カセット本体内にパージガスを供給する工程と、

前記カセット本体内の圧力を外部の圧力より高くした後、前記キャリアカセットの前記蓋部材を開ける工程と、

前記半導体ウェハを前記開口部を介して前記ウェハ処理装置内に移載した後、前記半導体ウェハに所望の処理を行う工程と、

前記処理終了後、前記ウェハ処理装置から前記半導体ウェハを取り出して前記半導体ウェハを空の前記キャリアカセットに収容し、その後、前記蓋部材を取り付けて前記キャリアカセットを密閉する工程と、

前記処理済みの前記半導体ウェハを用いて半導体装置を組み立てる工程とを有することを特徴とする半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、半導体製造技術に関し、特に半導体ウェハを密閉式で収容するキャリアカセットの異物付着低減に適用して有効な技術に関する。

【0002】

【従来の技術】 以下に説明する技術は、本発明を研究、完成するに際し、本発明者によって検討されたものであり、その概要は次のとおりである。

【0003】 半導体製造工程のうち、前工程においては、各工程間で半導体ウェハ（被処理物）の搬送が行われるため、種々の半導体ウェハのキャリアカセットが用いられている。

【0004】 このキャリアカセットには、FOUP (Front Opening Unified Pod) と呼ばれる密閉式のものと、OC (Open Cassette) と呼ばれる非密閉式のものとがあ

り、両者とも、複数の半導体ウェハをそれぞれに空間を介して重ねて配置収容するものである。

【0005】 このうち、FOUP は、半導体ウェハの出し入れが行われる開口部を有したカセット本体と、この開口部を塞ぐ扉（蓋部材）とから構成される。

【0006】 今後、直径 300 mm の半導体ウェハを用いる際には、FOUP を使用したミニエンパイロメントの思想が求められる。

【0007】 なお、FOUP を用いた半導体製造技術については、例えば、株式会社プレスジャーナル 1997 年 12 月 20 日発行、「月刊 Semiconductor World 1998 年 1 月号」、131～155 頁に記載されている。

【0008】

【発明が解決しようとする課題】 ところが、前記した技術の FOUP においては、その扉を開いた際、FOUP 内の圧力が減少し、外気の吸い込みが発生する。その際、扉の開速度が大きいと、外気の吸い込み速度も大きくなり、装置外部の汚れた空気を FOUP 内に取り込むことになる。

【0009】 なお、半導体ウェハは、その回路形成面が上方を向いて収容されているため、FOUP の開口部の上部から流れ込んだ空気が半導体ウェハの回路形成面に接触すると、これによって運ばれた異物が回路形成面に付着することになる。

【0010】 その結果、この回路形成面への異物付着が製品の歩留り低下の要因となることが問題とされる。

【0011】 本発明の目的は、被処理物への異物付着を低減するとともに、クリーンルームの空調エネルギーなどにおける消費エネルギーの削減を図るキャリアカセットおよびそれを用いた半導体装置の製造方法を提供することにある。

【0012】 本発明の前記ならびにその他の目的と新規な特徴は、本明細書の記述および添付図面から明らかになるであろう。

【0013】

【課題を解決するための手段】 本願において開示される発明のうち、代表的なものの概要を簡単に説明すれば、以下のとおりである。

【0014】 すなわち、本発明のキャリアカセットは、複数の被処理物を空間を介して積層させて収容し、前記被処理物の出し入れが行われる開口部を備えたカセット本体と、前記開口部を塞いで前記カセット本体を密閉可能な蓋部材とを有し、前記蓋部材を開けた際に前記開口部から流入する外気のうち、前記カセット本体に収容された前記被処理物の被処理面に向かって流入する前記外気が最も少なくなるように前記蓋部材を開けた際の前記カセット本体と前記蓋部材との隙間が形成されているものである。

【0015】 これにより、被処理物の被処理面への異物

の付着を低減することができる。

【0016】したがって、クリーンルームの清浄度クラスを悪くしても被処理物への異物付着を抑えることが可能になり、その結果、クリーンルームなどにおける消費エネルギーを削減することができる。

【0017】また、本発明の半導体装置の製造方法は、複数の被処理物を収容するカセット本体と、前記被処理物の出し入れが行われる開口部を塞いで前記カセット本体を密閉可能な蓋部材とを備えたキャリアカセットを準備する工程と、前記被処理物を収容した前記キャリアカセットを被処理物処理装置の被処理物搬入出部に配置した後、前記キャリアカセットの前記開口部から流入する外気のうち、前記キャリアカセット内の前記被処理物の被処理面に向かって流入する前記外気が最も少なくなるように前記蓋部材を開ける工程と、前記被処理物を前記開口部を介して前記被処理物処理装置に移載した後、前記被処理物に所望の処理を行う工程と、前記処理終了後、前記被処理物処理装置から前記被処理物を取り出して前記被処理物を空の前記キャリアカセットに収容し、その後、前記蓋部材を取り付けて前記キャリアカセットを密閉する工程と、前記処理済みの前記被処理物を用いて半導体装置を組み立てる工程とを有するものである。

【0018】

【発明の実施の形態】以下、本発明の実施の形態を図面に基づいて詳細に説明する。

【0019】図1は本発明のキャリアカセットとそれに用いる蓋部材の構造の実施の形態の一例を示す外観斜視図であり、(a)はキャリアカセット、(b)は蓋部材、図2は図1に示すキャリアカセットのドア部(蓋部材)とその嵌合面の構造の一例を示す図であり、(a)は縦(高さ)方向の部分拡大断面図、(b)は水平方向の部分拡大断面図、(c)はドア開放時の縦(高さ)方向の部分拡大断面図、図3は図1に示すキャリアカセットにおけるウェハ収容状態の一例を示す断面図、図4は本発明の半導体装置の製造方法におけるキャリアカセットの搬送形態の一例を示す部分斜視図、図5は本発明の半導体装置の製造方法におけるキャリアカセットのウェハ処理装置への受渡し動作の一例を示す動作概念図、図6(a)、(b)および図7(a)、(b)、(c)は図1に示すキャリアカセットを用いた半導体装置の製造方法の一例を示す要部断面図である。

【0020】本実施の形態のキャリアカセット2は、複数の半導体ウェハ1(被処理物)を密閉式で収容可能な容器であり、半導体製造工程のうち、特に、前工程の各工程間で半導体ウェハ1を搬送する際などに用いられるものである。

【0021】すなわち、本実施の形態のキャリアカセット2は、FOUPであり、図3に示すように、複数の半導体ウェハ1をそれぞれに空間を介して重ねて配置かつ収容するものである。

【0022】ここで、図1～図3を用いて、キャリアカセット2(FOUP)の構成について説明すると、複数の半導体ウェハ1を空間を介して積層させて収容し、かつ半導体ウェハ1の出し入れが行われる四角形の開口部2cを備えた箱型のカセット本体2aと、開口部2cを塞いでカセット本体2aを密閉可能な扉であるドア部2b(蓋部材)とから構成され、ドア部2bを開けた際に開口部2cから流入する外気のうち、カセット本体2aに収容された半導体ウェハ1の回路形成面1aに向かって流入する前記外気が最も少なくなるように、図2

(c)に示すようにドア部2bを開けた際のカセット本体2aとドア部2bとの隙間3a、3bが形成されている。

【0023】すなわち、開口部2cから流入する外気のバランスを、開口部2cの4つの辺において上辺2dからの外気が最も少なくなるように形成したものである。

【0024】したがって、四角形の開口部2cの4辺のうち、上辺2dに形成される隙間3aが、4辺のうちで最も小さければよい。例えば、4辺の上辺2dの隙間3aのみが他の3辺より小さくてもよいし、また、上辺2dと左辺2uと右辺2vの隙間3a(本実施の形態では、開口部2cの4辺に形成される隙間3a、3bのうち最も小さいものを隙間3aとする)が同じ大きさで、かつ下辺2gの隙間3bより小さくてもよい。

【0025】本実施の形態のキャリアカセット2では、ドア部2bを開けた際に、開口部2cの半導体ウェハ1の回路形成面1a(被処理面)に対向する上辺2dにおいて形成されるカセット本体2aとドア部2bとの隙間3aが、開口部2cの4つの辺において形成される隙間3a、3bのうち最も小さくなるように形成されている。

【0026】そこで、本実施の形態では、ドア部2bを開けた際にカセット本体2aとドア部2bとの間に隙間3a、3bを形成するカセット本体2aおよびドア部2bの嵌合面2e、2f、2s、2tがドア部2bの開閉方向4に対して傾斜して形成され、開口部2cの半導体ウェハ1の回路形成面1aに対向する上辺2dの嵌合面2eの傾斜角 θ_1 が、開口部2cの全ての辺の嵌合面2e、2f、2s、2tの傾斜角 θ_1 、 θ_2 のうち最も小さい角度で形成されている。

【0027】したがって、本実施の形態のキャリアカセット2では、ドア部2bを開けた際の開口部2cの上辺2dの隙間3aが最も小さくなるように、例えば、図2(a)、(b)に示すように、上辺2dの傾斜角 θ_1 を 4° 程度に、さらに、下辺2g、左辺2uおよび右辺2vの傾斜角 θ_2 を 4° より大きな角度で形成しておく。

【0028】すなわち、図2(a)に示すドア部2bにおいて、カセット本体2aの開口部2cの上辺2dに対応した嵌合面2eだけ傾斜角 θ_1 が 4° 程度で、その他の辺に対応した嵌合面2f、2s、2tは 4° より大き

な傾斜角度で形成されている。

【0029】これにより、ドア部2bを開けた際の開口部2cの上辺2dにおけるカセット本体2aとドア部2bとの隙間3aを他の3辺（下辺2g、左辺2u、右辺2v）の隙間3bより小さくできるため、ドア部2bを開けた際に開口部2cから流入する外気のうち、半導体ウェハ1の回路形成面1aに向かって流入する前記外気を最も少なくすることができる。

【0030】なお、ドア部2bの内側周囲には、図1(b)および図2に示すように、板状で、かつリング状のパッキン5が取り付けられ、これにより、ドア部2bとカセット本体2aとの密閉をより確実に行うことが可能となる。

【0031】また、ドア部2bには、その上部に、図1(b)に示すように、ドア部2bを開めた際のドア固定を行うラッチ2hが突出自在に設けられている。

【0032】このラッチ2hは、ドア部2bを開めた際に突出してドア部2bとカセット本体2aとを固定するものであり、ドア部2bを開ける際には、図5に示すウェハ処理装置（被処理物処理装置）10側に設けられたドア開閉機構11のピンを、図1(a)に示すドア部2bの表面のピン受け用切り欠き2iに差し込んで回転させる。

【0033】これにより、ラッチ2hが引っ込み、ドア部2bを開けることができる。

【0034】なお、これらのドア部2bの開閉動作は、ウェハ処理装置10のドア開閉機構11により自動制御で行われる。

【0035】また、図1(a)に示すように、キャリアカセット2のドア部2bの表面には、図5に示すドア開閉機構11のロードドア11aと位置決めを行う位置決め用切り欠き2jが設けられている。

【0036】さらに、キャリアカセット2のカセット本体2aには、その天面に、図5に示す自動搬送車7（AGV（Auto-matic Guided Vehicle）やRGV（Reil Guided Vehicle））のハンドリング機構7aのハンドリング用のロボットハンド部2kが設けられ、また、側面にも同様に、ハンドリング用のマニュアルハンド部2l、サイドレール2mおよびボトムレール2nなどが設けられている。

【0037】なお、キャリアカセット2は、カセット本体2aとドア部2bとも、例えば、ポリカーボネートなどによって形成され、または、カセット本体2aの一部（半導体ウェハ1を支持する箇所）だけポリエーテルエーテルケトンなどによって形成されているものもある。

【0038】次に、本実施の形態の半導体装置の製造方法について説明する。

【0039】ここでは、フォトリソグラフィ工程を例に取り上げ、図1(a)に示すキャリアカセット2を用いて、半導体ウェハ1に露光処理を行う場合を説明する。

【0040】なお、図6および図7は、フォトリソグラフィによって加工を施す工程の一例として、ベース基板であるシリコン基板1001の主面に堆積（デポジション）されたSiO₂（二酸化珪素）膜1002に微細な孔であるコンタクトホール1002aを形成する場合を簡単に示したものである。

【0041】まず、ベース基板であるシリコン基板1001上にSiO₂膜1002（酸化膜）を形成し、その後、SiO₂膜1002の上にレジスト膜1003を形成して図6に示すような半導体ウェハ1を準備する。

【0042】つまり、本実施の形態のフォトリソグラフィ加工では、図6(a)に示すように、シリコン基板1001の主面上にSiO₂膜1002を堆積し、さらに、SiO₂膜1002上にレジスト膜1003を塗布（形成）した半導体ウェハ1を準備する。

【0043】一方、複数の半導体ウェハ1（被処理物）を収容するカセット本体2aと、半導体ウェハ1の出し入れが行われる四角形の開口部2cを塞いでカセット本体2aを密閉可能なドア部2b（蓋部材）とを備えたキャリアカセット2を準備する。

【0044】すなわち、図1(a)に示すキャリアカセット2（FOUP）を準備する。

【0045】なお、キャリアカセット2は、ドア部2bを開けた際に、開口部2cの半導体ウェハ1の回路形成面1aに対向する上辺2dのカセット本体2aとドア部2bとの隙間3aが、開口部2cの4つの辺において形成される隙間3a、3bのうち最も小さくなるように形成されているものである。

【0046】その後、このキャリアカセット2内に、露光処理が行われる複数の半導体ウェハ1をその主面である回路形成面1aを上に向けて収容する。ここでは、図3に示すように、複数の半導体ウェハ1をそれぞれに空間を介して同じ向き（回路形成面1aを上に向けて）に積層させて収容する。

【0047】続いて、複数の半導体ウェハ1を収容したキャリアカセット2を図4に示す自動搬送車7に載置する。

【0048】なお、図4に示す自動搬送車7は、RGVであり、この自動搬送車7には、キャリアカセット2を把持して移し換えるハンドリング機構7aや自動搬送車7の動作を示す表示灯7bなどが設けられている。

【0049】また、図5に示すように、自動搬送車7によって半導体ウェハ1を搬送するクリーンルームは、その内部の天井などにFFU（Fan Filter Unit）8が設置され、例えば、清浄度クラスがクラス1000～1000000程度の部屋である。

【0050】続いて、図4および図5に示すように、ウェハ処理装置10である露光装置の前まで自動搬送車7を移動させ、自動搬送車7のハンドリング機構7aによってウェハ処理装置10のロード部12（被処理物搬入

出部) 上に半導体ウェハ 1 収容済みのキャリアカセット 2 を載せて配置させる。

【0051】その後、ローダ部 12 上でキャリアカセット 2 をウェハ処理装置 10 内方向に前進させ、そこで、ドア開閉機構 11 のローダドア 11a とキャリアカセット 2 とをドッキングする。

【0052】その際、ドア部 2b の位置決め用切り欠き 2j を用いてローダドア 11a とドア部 2b とを位置決めした後、ドア部 2b のピン受け用切り欠き 2i にローダドア 11a に設けられたピン部材 (図示せず) を差し込み、前記ピン部材を回転させることにより、キャリアカセット 2 のドア部 2b をオープン可能な状態にする。

【0053】すなわち、ドア部 2b のラッチ 2h を引っ込める。

【0054】続いて、ドア開閉機構 11 を移動させてキャリアカセット 2 のドア部 2b を開ける。

【0055】なお、キャリアカセット 2 は、ドア部 2b を開けた際に形成される開口部 2c の上辺 2d のカセット本体 2a とドア部 2b との隙間 3a が、開口部 2c の 4 つの辺において最も小さくなるように形成されている。

【0056】つまり、キャリアカセット 2 では、図 2 (c) に示すように、開口部 2c の上辺 2d における隙間 3a が最も小さく、他の 3 辺 (下辺 2g、左辺 2u および右辺 2v) における隙間 3b は、上辺 2d の隙間 3a よりも大きい。

【0057】これにより、ドア部 2b を開けると、キャリアカセット 2 の開口部 2c から流入する外気のうち、キャリアカセット 2 内の半導体ウェハ 1 の回路形成面 1a (被処理面) に向かって流入する前記外気を最も少なくできる。

【0058】したがって、半導体ウェハ 1 の回路形成面 1a に付着する異物の量を低減できる。

【0059】続いて、図 5 に示す移載ロボット 6 により、半導体ウェハ 1 をカセット本体 2a の開口部 2c を介してウェハ処理装置 10 内に移載し、その後、半導体ウェハ 1 に所望の処理を行う。

【0060】すなわち、半導体ウェハ 1 に露光処理を行う。

【0061】なお、ウェハ処理装置 10 内の清浄度クラスは、例えば、クラス 1 である。

【0062】まず、露光パターンを半導体ウェハ 1 のレジスト膜 1003 に露光する。

【0063】ここでは、半導体ウェハ 1 に露光する露光パターンが形成されたレチクルに、図 6 (a) に示すように、露光光 9 を照射することにより、前記露光パターンを半導体ウェハ 1 のレジスト膜 1003 に露光する。

【0064】つまり、露光光 9 をシリコン基板 1001 の主面のレジスト膜 1003 に照射することにより露光処理を行う。

【0065】この際、前記レチクルを通過することにより、露光光 9 がレジスト膜 1003 に照射される。ここでは、直径 ΔW の開口孔形成領域 1003b には露光光 9 は照射されない。

【0066】本実施の形態では、レジスト膜 1003 はネガ形のものである。

【0067】続いて、露光終了後、移載ロボット 6 によって半導体ウェハ 1 をウェハ処理装置 10 から取り出し、空のキャリアカセット 2 に移載して収容する。

【0068】さらに、全ての半導体ウェハ 1 の移載を終了した後、ドア開閉機構 11 によりカセット本体 2a にドア部 2b を取り付け、キャリアカセット 2 を密閉する。

【0069】すなわち、キャリアカセット 2 のドア部 2b を閉めてキャリアカセット 2 を密閉する。

【0070】続いて、キャリアカセット 2 とドア開閉機構 11 のローダドア 11a とを離脱し、キャリアカセット 2 をハンドリング機構 7a によって自動搬送車 7 (AGV) に載せる。

【0071】つまり、露光処理済みの半導体ウェハ 1 を収容したキャリアカセット 2 を再び、自動搬送車 7 に載せ、別のウェハ処理装置 10 である現像装置の前まで搬送し、そこで、レジスト膜 1003 の現像を行う。

【0072】その際、露光装置の場合と同じ方法で、現像装置内に半導体ウェハ 1 を移載し、そこで半導体ウェハ 1 を順次現像する。

【0073】これにより、露光光 9 が照射されなかった直径 ΔW の開口孔形成領域 1003b のみが現像液に溶けて除去され、図 7 (a) に示すように、そこに開口孔 1003a が形成される。

【0074】続いて、酸化膜である SiO_2 膜 1002 のエッチングを行う。

【0075】すなわち、現像終了後、前記現像装置から移載ロボット 6 により、半導体ウェハ 1 を取り出し、キャリアカセット 2 に順次収容した後、再び、自動搬送車 7 を用いて、キャリアカセット 2 をエッチング装置の前まで運ぶ。

【0076】その後、露光装置の場合と同じ方法で、エッチング装置内に半導体ウェハ 1 を移載し、そこで半導体ウェハ 1 を順次エッチングする。

【0077】つまり、図 7 (a) に示すレジスト膜 1003 の開口孔 1003a から露出した SiO_2 膜 1002 をエッチングによって除去し、これにより、図 7

(b) に示すように、 SiO_2 膜 1002 にコンタクトホール 1002a を形成する。

【0078】その後、アッシングなどによってレジスト膜 1003 を除去する。

【0079】すなわち、エッチング処理終了後、前記エッチング装置から移載ロボット 6 により、半導体ウェハ 1 を取り出し、キャリアカセット 2 に順次収容した後、

再び、自動搬送車 7 を用いてキャリアカセット 2 をアッシング装置の前まで運ぶ。

【0080】その後、露光装置の場合と同じ方法で、アッシング装置内に半導体ウェハ 1 を移載し、そこで半導体ウェハ 1 を順次アッシング処理する。

【0081】これにより、図 7 (c) に示すように、露光パターンである直径 ΔW のコンタクトホール 1002a を有する SiO₂ 膜 1002 をシリコン基板 1001 上に形成したことになる。

【0082】その後、同様の露光方法を繰り返して、半導体ウェハ 1 の各チップ領域に所望の回路パターンを形成し、これにより、各チップ領域に所望の半導体集積回路を形成する。

【0083】続いて、ダイシングによって半導体ウェハ 1 から個々の半導体チップを取得し、この半導体チップを用いてダイボンディング、ワイヤボンディングおよび封止などを行って所望の半導体装置を組み立てる。

【0084】なお、ワイヤボンディングや封止の種類については、半導体装置のタイプに応じて変更可能なものである。

【0085】本実施の形態のキャリアカセットおよびそれを用いた半導体装置の製造方法によれば、以下のような作用効果が得られる。

【0086】すなわち、キャリアカセット 2 において、ドア部 2b を開けた際の半導体ウェハ 1 の回路形成面 1a に向かって流入する外気が最も少なくなるように、ドア部 2b を開けた際の開口部 2c の上辺 2d のカセット本体 2a とドア部 2b との隙間 3a が形成されていることにより、半導体ウェハ 1 の回路形成面 1a への異物の付着を低減することができる。

【0087】したがって、クリーンルームの清浄度クラスを悪くしても半導体ウェハ 1 への異物付着を抑えることが可能になる。

【0088】その結果、クリーンルームなどにおける消費エネルギーを削減することができる。

【0089】また、本実施の形態では、被処理物が半導体ウェハ 1 であり、さらに、四角形の開口部 2c の上辺 2d でのカセット本体 2a とドア部 2b との隙間 3a が、開口部 2c の 4 つの辺において形成される隙間 3a、3b のうち最も小さくなるように形成されている。これにより、ドア部 2b を開けた際に開口部 2c の上辺 2d から流入する外気の量を最も少なくするものである。

【0090】その結果、開口部 2c の上辺 2d からの空気の巻き込みを抑えることが可能になり、したがって、半導体ウェハ 1 の回路形成面 1a への異物の付着を最小限に止めることができる。

【0091】これにより、半導体製品の歩留りを向上させることができる。

【0092】以上、本発明者によってなされた発明を

明の実施の形態に基づき具体的に説明したが、本発明は前記発明の実施の形態に限定されるものではなく、その要旨を逸脱しない範囲で種々変更可能であることは言うまでもない。

【0093】例えば、実施の形態で説明したキャリアカセット 2 は、ドア部 2b を開けた際に、半導体ウェハ 1 の回路形成面 1a に向かって流入する外気を最も少なくして異物付着を低減するものであったが、ドア部 2b を開ける前に、カセット本体 2a 内の圧力を外部の圧力より高めて、これにより、ドア部 2b を開けた際に外気が流入するのを防ぐようにしてもよい。

【0094】図 8 に示す他の実施の形態のキャリアカセット 2 は、この方法を取り入れたものである。

【0095】すなわち、図 8 に示すキャリアカセット 2 は、そのカセット本体 2a の底部に、カセット本体 2a 内に N₂ やドライエアなどのパージガス 13 を導入する際にノズル 14 が差し込まれる差し込み口 2p が形成されているものである。

【0096】したがって、このキャリアカセット 2 を用いる際には、半導体ウェハ 1 を収容したキャリアカセット 2 をウェハ処理装置 10 の被処理物搬入部であるロード部 12 に配置した後、ロード部 12 に設けられたノズル 14 をキャリアカセット 2 のカセット本体 2a の差し込み口 2p に差し込む。

【0097】続いて、ノズル 14 からカセット本体 2a 内にパージガス 13 を供給し、これにより、カセット本体 2a 内の圧力を外部の圧力より高くする。

【0098】その後、前記実施の形態と同じ方法でドア部 2b を開け、さらに、移載ロボット 6 により半導体ウェハ 1 をキャリアカセット 2 からウェハ処理装置 10 に移載する。

【0099】さらに、ウェハ処理装置 10 内で半導体ウェハ 1 に対して所定の処理を行った後、再び、移載ロボット 6 により半導体ウェハ 1 をウェハ処理装置 10 からキャリアカセット 2 に戻し、ドア部 2b を閉める。

【0100】その後、パージガス 13 の供給を停止してノズル 14 をカセット本体 2a から離脱させる。

【0101】なお、カセット本体 2a における差し込み口 2p の内側には、パージガス 13 を導入した際に、異物を除去するフィルタ 2q が設けられていることが好ましい。

【0102】さらに、パージガス 13 の供給停止は、ドア部 2b を開けた後、半導体ウェハ 1 をウェハ処理装置 10 内に移送させる前に行ってもよい。

【0103】なお、図 8 の他の実施の形態のキャリアカセット 2 では、前記実施の形態のようなカセット本体 2a の開口部 2c における隙間 3a と隙間 3b との形成については行っても、行わなくても何れでもよい。

【0104】図 8 に示すキャリアカセット 2 によれば、ノズル 14 が差し込まれる差し込み口 2p がカセット本

体 2 a に形成されていることにより、ドア部 2 b を開ける際に、予め、このノズル 1 4 を介してカセット本体 2 a 内にパージガス 1 3 を供給してカセット本体 2 a 内の圧力を外部の圧力より高くしてからドア部 2 b を開けることが可能になる。

【0105】これにより、ドア部 2 b を開けた際には、カセット本体 2 a 内の圧力が外部の圧力より高くなっているため、カセット本体 2 a 内に外気が引き込まれることがなく、したがって、カセット本体 2 a 内への異物の侵入を防ぐことができる。

【0106】その結果、半導体ウェハ 1 などの被処理物への異物の付着を低減することができ、これにより、前記被処理物の歩留りを向上できる。

【0107】また、前記実施の形態のキャリアカセット 2 は、ドア部 2 b を開けた際に開口部 2 c から流入する外気のうち、カセット本体 2 a 内の半導体ウェハ 1 の回路形成面 1 a に向かって流入する外気が最も少なくなるようにドア部 2 b を開けた際のカセット本体 2 a とドア部 2 b との隙間 3 a, 3 b が形成されているものである。

【0108】したがって、カセット本体 2 a およびドア部 2 b の嵌合面 2 e, 2 f, 2 s, 2 t の形状は、様々のものが考えられる。

【0109】ここで、図 9 (a) に示すキャリアカセット 2 では、ドア部 2 b の上辺 2 d 部の嵌合面 2 e には小さな溝である凹部 2 r が形成され、下辺 2 g 部の嵌合面 2 f には、これより大きな容積の凹部 2 r が形成されている。なお、この場合には、左右の嵌合面 2 s, 2 t は、上辺 2 d 部の嵌合面 2 e の凹部 2 r と同じか、それより大きな容積の凹部 2 r が設けられていればよい。

【0110】なお、図 9 (a) に示す嵌合面 2 e, 2 f には、前記実施の形態と同様の傾斜角 θ_1 , θ_2 が設けられている。

【0111】また、図 9 (b) に示す他の実施の形態のキャリアカセット 2 は、パッキン 5 の断面形状を変えたものであり、パッキン 5 は、平板状のものに限定されずに、その断面形状が円形のものであってもよい。

【0112】ただし、シール性を高めるためには、断面形状が平板状のものを採用することが好ましい。

【0113】また、図 10 に示す他の実施の形態のキャリアカセット 2 は、上辺 2 d の嵌合面 2 e が前記実施の形態のような傾斜角 θ_1 を有しておらず、嵌合面 2 e が、図 2 (c) に示すドア部 2 b の開閉方向 4 と平行に形成されている場合である。

【0114】ここで、図 10 (a) のキャリアカセット 2 は、断面形状が平板状のパッキン 5 を用いて、嵌合面 2 e をドア部 2 b の前記開閉方向 4 と平行に形成してのものであり、図 10 (b) に示すキャリアカセット 2 は、図 10 (a) のキャリアカセット 2 に対してこれのドア部 2 b の嵌合面 2 e に溝である凹部 2 r を形成したもの

であり、さらに、図 10 (c) に示すキャリアカセット 2 は、図 10 (a) のキャリアカセット 2 に対してこれのパッキン 5 の断面形状を円形としたものである。

【0115】なお、キャリアカセット 2 は、図 9 や図 10 などに示すようなカセット本体 2 a とドア部 2 b との嵌合面 2 e, 2 f の形状を、カセット本体 2 a の開口部 2 c の各辺に適応して組み合わせることにより、結果的に、ドア部 2 b を開けた際に開口部 2 c から流入する外気のうち、カセット本体 2 a 内の半導体ウェハ 1 の回路形成面 1 a に向かって流入する外気が最も少なくなるように、ドア部 2 b を開けた際のカセット本体 2 a とドア部 2 b との隙間 3 a, 3 b が形成されていれば、開口部 2 c の上辺 2 d, 下辺 2 g, 左辺 2 u および右辺 2 v での嵌合面 2 e, 2 f, 2 s, 2 t の形状の組み合わせは、如何なるものであってもよい。

【0116】また、前記実施の形態 (図 1) および前記他の実施の形態 (図 8 ~ 図 10) に示したキャリアカセット 2 は、ドア部 2 b の外側外周とカセット本体 2 a の先端内側とがシールする構造のものであったが、キャリアカセット 2 は、図 11 の他の実施の形態に示すキャリアカセット 2 のように、ドア部 2 b の内周部とカセット本体 2 a の先端外側とがパッキン 5 を介してシールする構造のものであってもよい。

【0117】図 11 に示す他の実施の形態のキャリアカセット 2 においても、前記実施の形態のキャリアカセット 2 と同様の作用効果が得られる。

【0118】また、前記実施の形態では、キャリアカセット 2 の搬送を AGV によって行う場合について説明したが、キャリアカセット 2 の搬送手段については、前記 AGV または RGV に限定されるものではなく、例えば、図 12 に示すような OHT (Over-head Hoist Transport) と呼ばれる天井を走行させる搬送システムなどであってもよい。

【0119】また、前記実施の形態および前記他の実施の形態では、キャリアカセット 2 に収容される被処理物が半導体ウェハ 1 の場合を説明したが、前記被処理物は、例えば、レチクルなどであってもよく、その場合のキャリアカセット 2 は、レチクルキャリアとなる。

【0120】さらに、半導体装置の製造方法として、ウェハ処理装置 10 が露光装置で、かつ半導体製造工程がフォトリソグラフィ工程の場合を説明したが、半導体製造工程は、キャリアカセット 2 を用いて半導体ウェハ 1 やレチクルなどの被処理物を搬送し、ウェハ処理装置 10 に対しての前記被処理物の移載が行われる工程であれば、フォトリソグラフィ工程以外の拡散や洗浄工程などの如何なる半導体製造工程であってもよく、その際のウェハ処理装置 10 も露光装置に限定されるものではない。

【0121】

【発明の効果】本願において開示される発明のうち、代

10

20

30

40

50

表的なものによって得られる効果を簡単に説明すれば以下のとおりである。

【0122】(1)．キャリアカセットにおいて蓋部材を開けた際のカセット本体と蓋部材との隙間が、被処理物の被処理面に向かって流入する外気が最も少なくなるように形成されていることにより、被処理物の被処理面への異物の付着を低減することができる。したがって、クリーンルームの清浄度クラスを悪くしても被処理物への異物付着を抑えることが可能になる。

【0123】(2)．前記(1)により、クリーンルームなどにおける消費エネルギーを削減することができる。

【0124】(3)．被処理物が半導体ウェハである場合には、半導体ウェハの回路形成面への異物付着を低減することができ、これにより、半導体製品の歩留りを向上させることができる。

【図面の簡単な説明】

【図1】(a)、(b)は本発明のキャリアカセットとそれに用いる蓋部材の構造の実施の形態の一例を示す外観斜視図であり、(a)はキャリアカセット、(b)は蓋部材である。

【図2】(a)、(b)、(c)は図1に示すキャリアカセットのドア部(蓋部材)とその嵌合面の構造の一例を示す図であり、(a)は縦(高さ)方向の部分拡大断面図、(b)は水平方向の部分拡大断面図、(c)はドア開放時の縦(高さ)方向の部分拡大断面図である。

【図3】図1に示すキャリアカセットにおけるウェハ収容状態の一例を示す断面図である。

【図4】本発明の半導体装置の製造方法におけるキャリアカセットの搬送形態の一例を示す部分斜視図である。

【図5】本発明の半導体装置の製造方法におけるキャリアカセットのウェハ処理装置への受渡し動作の一例を示す動作概念図である。

【図6】(a)、(b)は図1に示すキャリアカセットを用いた半導体装置の製造方法の一例を示す要部断面図である。

【図7】(a)、(b)、(c)は図1に示すキャリアカセットを用いた半導体装置の製造方法の一例を示す要部断面図である。

【図8】本発明の他の実施の形態のキャリアカセットを用いた半導体ウェハの受け渡し方法を示す部分拡大概念図である。

【図9】(a)、(b)は本発明の他の実施の形態のキャリアカセットのドア部とその嵌合面の構造を示す縦(高さ)方向の部分拡大断面図である。

【図10】(a)、(b)、(c)は本発明の他の実施の形態のキャリアカセットの上辺のドア部とその嵌合面の構造を示す部分拡大断面図である。

【図11】本発明の他の実施の形態のキャリアカセット

のドア部とその嵌合面の構造を示す縦(高さ)方向の部分拡大断面図である。

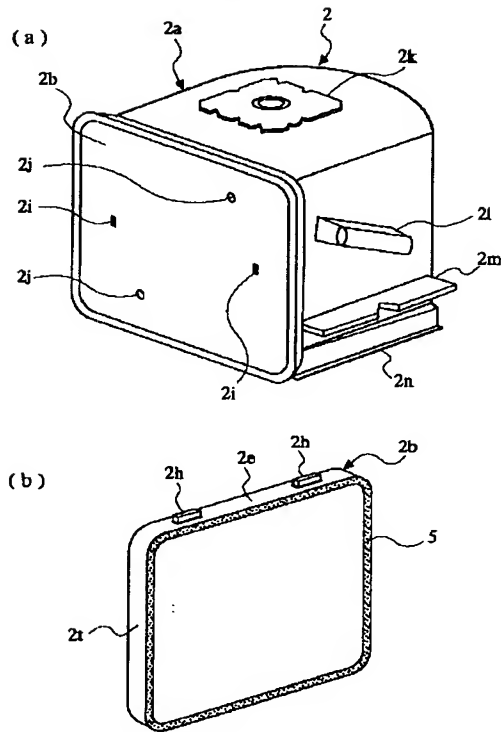
【図12】本発明の他の実施の形態の半導体装置の製造方法におけるキャリアカセットの搬送形態を示す部分斜視図である。

【符号の説明】

- 1 半導体ウェハ(被処理物)
- 1 a 回路形成面(被処理面)
- 2 キャリアカセット
- 2 a カセット本体
- 2 b ドア部(蓋部材)
- 2 c 開口部
- 2 d 上辺
- 2 e, 2 f, 2 s, 2 t 嵌合面
- 2 g 下辺
- 2 h ラッチ
- 2 i ピン受け用切り欠き
- 2 j 位置決め用切り欠き
- 2 k ロボットハンド部
- 2 l マニュアルハンド部
- 2 m サイドレール
- 2 n ボトムレール
- 2 p 差し込み口
- 2 q フィルタ
- 2 r 凹部
- 2 u 左辺
- 2 v 右辺
- 3 a, 3 b 隙間
- 4 開閉方向
- 5 パッキン
- 6 移載ロボット
- 7 自動搬送車
- 7 a ハンドリング機構
- 7 b 表示灯
- 8 F F U
- 9 露光光
- 10 ウェハ処理装置(被処理物処理装置)
- 11 ドア開閉機構
- 11 a ローダドア
- 12 ローダ部(被処理物搬入出部)
- 13 パージガス
- 14 ノズル
- 1001 シリコン基板
- 1002 SiO₂膜
- 1002 a コンタクトホール
- 1003 レジスト膜
- 1003 a 開口孔
- 1003 b 開口孔形成領域

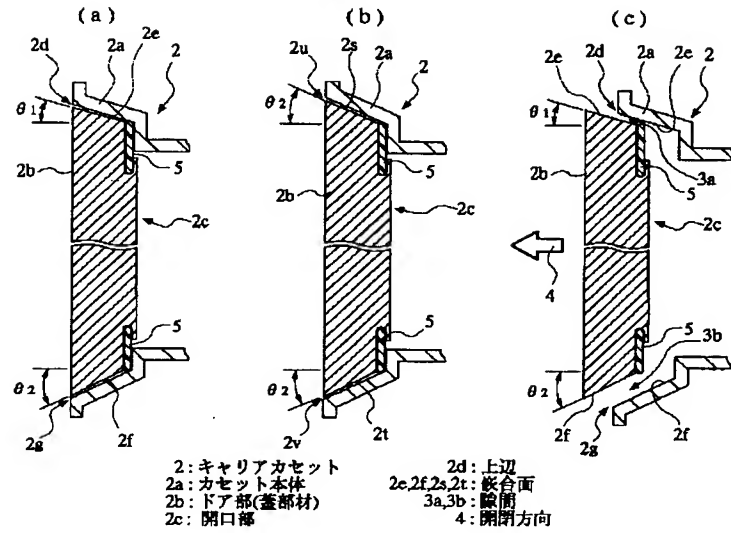
【図 1】

図 1



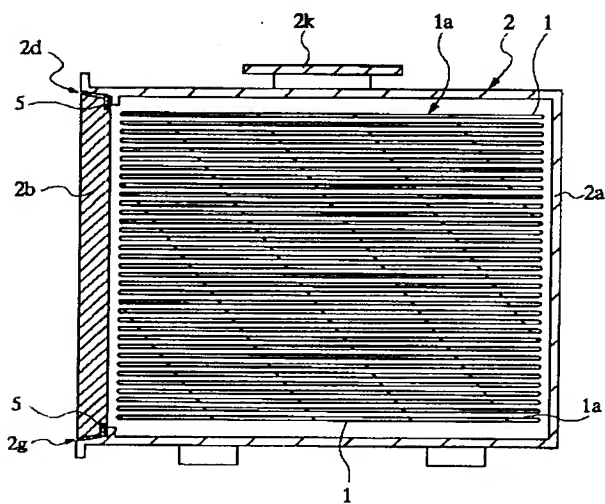
【図 2】

図 2



【図 3】

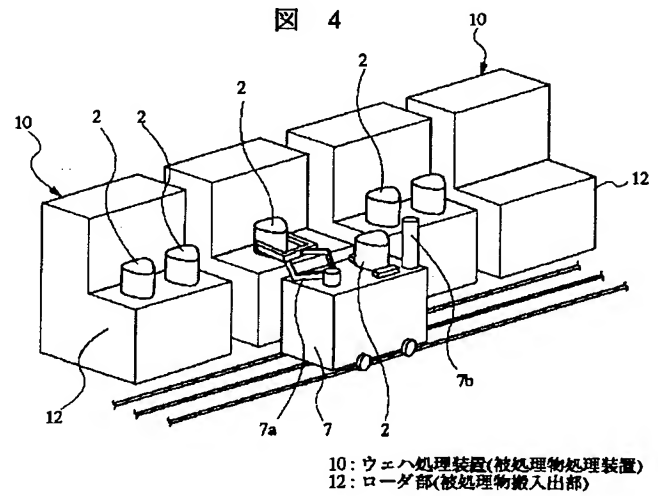
図 3



1: 半導体ウェハ(被処理物)
1a: 回路形成面(被処理面)

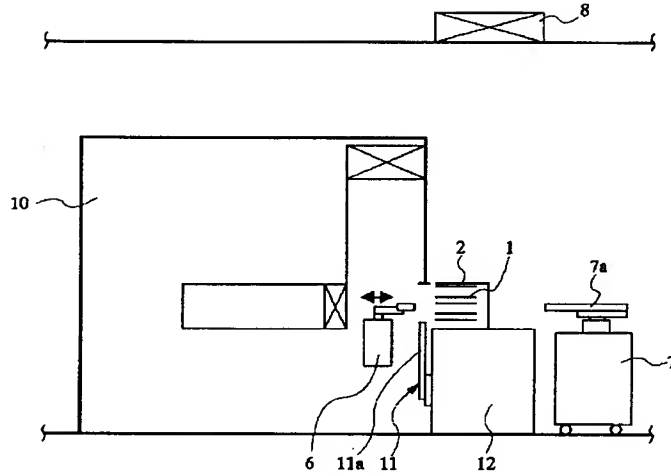
【図 4】

図 4



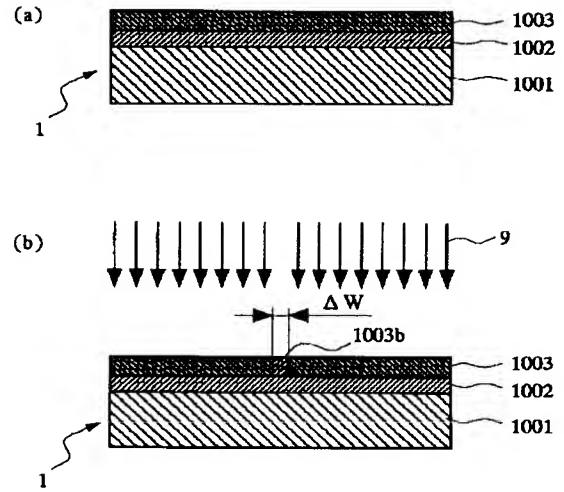
【図 5】

図 5



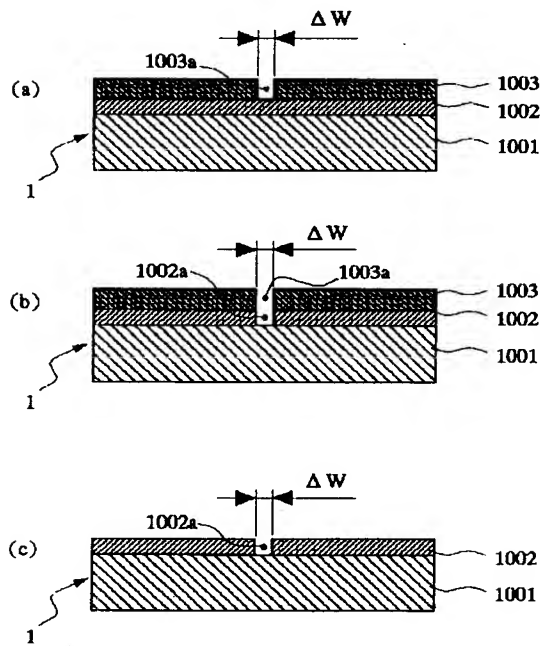
【図 6】

図 6



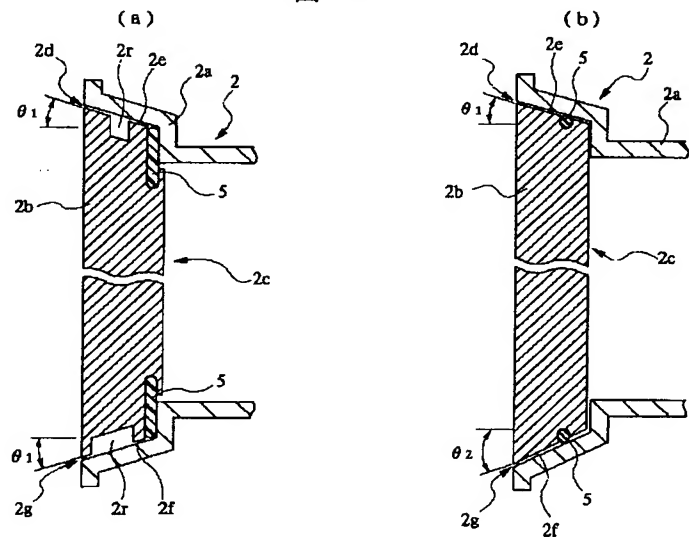
【図 7】

図 7

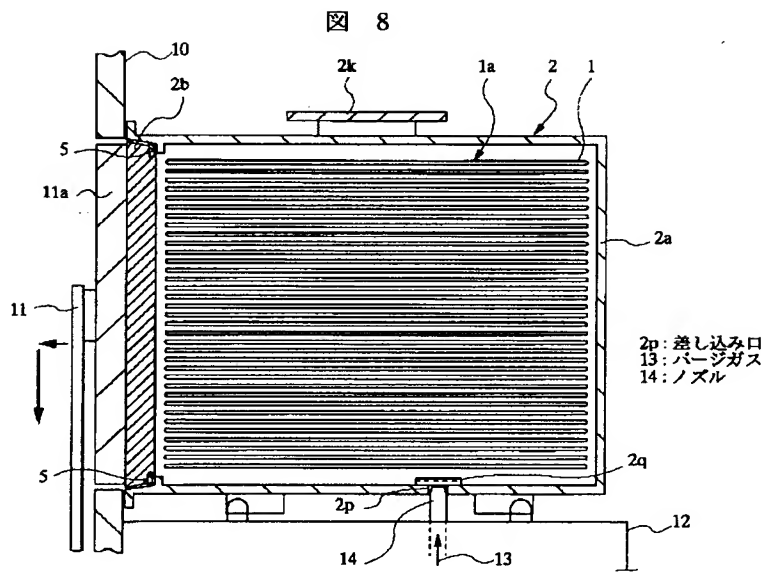


【図 9】

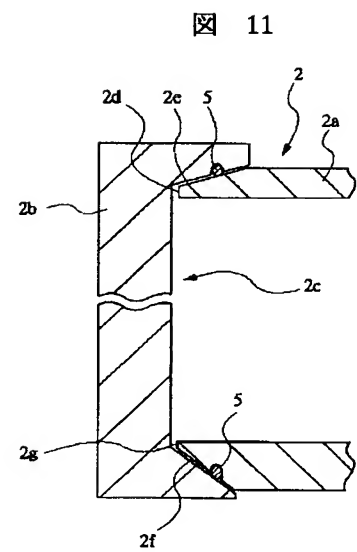
図 9



【図8】

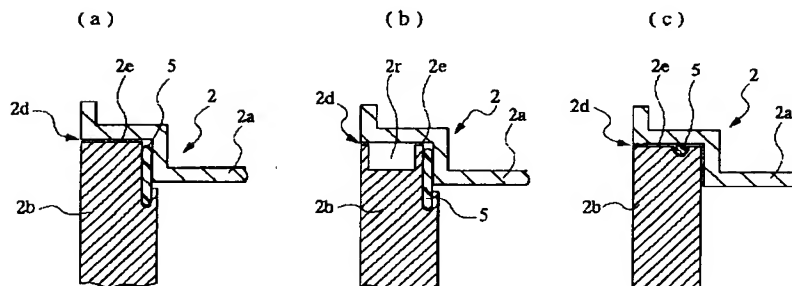


【図11】



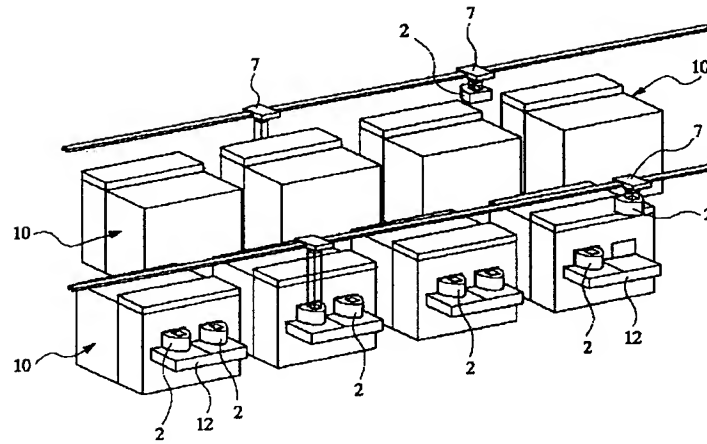
【図10】

図 10



【図12】

図 12



フロントページの続き

Fターム(参考) 3E096 AA06 BA16 CA02 DA05 DA17
DA26 FA03 FA22 GA01 GA07
5F031 CA02 DA08 EA12 EA14 FA01
FA12 GA44 GA57 MA24 MA27
MA35 NA02 NA04 NA10

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第2区分

【発行日】平成17年9月8日(2005.9.8)

【公開番号】特開2000-164688(P2000-164688A)

【公開日】平成12年6月16日(2000.6.16)

【出願番号】特願平10-337065

【国際特許分類第7版】

H 0 1 L 21/68

B 6 5 D 85/86

【F I】

H 0 1 L 21/68 V

H 0 1 L 21/68 A

B 6 5 D 85/38 R

【手続補正書】

【提出日】平成17年3月10日(2005.3.10)

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】発明の名称

【補正方法】変更

【補正の内容】

【発明の名称】半導体装置の製造方法

【手続補正2】

【補正対象書類名】明細書

【補正対象項目名】特許請求の範囲

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

複数の被処理物を収容するカセット本体と、前記被処理物の出し入れが行われる開口部を塞いで前記カセット本体を密閉可能な蓋部材とを備えたキャリアカセットを準備する工程と、

前記被処理物を収容した前記キャリアカセットを被処理物処理装置の被処理物搬入出部に配置した後、前記キャリアカセットの前記開口部から流入する外気のうち、前記キャリアカセット内の前記被処理物の被処理面に向かって流入する前記外気が最も少なくなるように前記蓋部材を開ける工程と、

前記被処理物を前記開口部を介して前記被処理物処理装置に移載した後、前記被処理物に所望の処理を行う工程と、

前記処理終了後、前記被処理物処理装置から前記被処理物を取り出して前記被処理物を空の前記キャリアカセットに収容し、その後、前記蓋部材を取り付けて前記キャリアカセットを密閉する工程と、

前記処理済みの前記被処理物を用いて半導体装置を組み立てる工程とを有することを特徴とする半導体装置の製造方法。

【請求項2】

複数の被処理物である半導体ウェハを収容するカセット本体と、前記半導体ウェハの出し入れが行われる四角形の開口部を塞いで前記カセット本体を密閉可能な蓋部材とを備えたキャリアカセットを準備する工程と、

前記半導体ウェハを収容した前記キャリアカセットをウェハ処理装置の被処理物搬入出部であるロード部に配置した後、前記キャリアカセットの前記開口部から流入する外気の

うち、前記キャリアカセット内の前記半導体ウェハの被処理面である回路形成面に向かって流入する前記外気が最も少なくなるように前記蓋部材を開ける工程と、

前記半導体ウェハを前記開口部を介して前記ウェハ処理装置内に移載した後、前記半導体ウェハに所望の処理を行う工程と、

前記処理終了後、前記ウェハ処理装置から前記半導体ウェハを取り出して前記半導体ウェハを空の前記キャリアカセットに収容し、その後、前記蓋部材を取り付けて前記キャリアカセットを密閉する工程と、

前記処理済みの前記半導体ウェハを用いて半導体装置を組み立てる工程とを有することを特徴とする半導体装置の製造方法。

【請求項 3】

請求項 2 記載の半導体装置の製造方法であって、前記蓋部材を開けた際に、前記開口部の前記半導体ウェハの前記回路形成面に対向する上辺の前記カセット本体と前記蓋部材との隙間が、前記開口部の 4 つの辺において形成される前記隙間のうち最も小さくなるように形成された前記キャリアカセットを用いることを特徴とする半導体装置の製造方法。

【請求項 4】

複数の被処理物である半導体ウェハを収容するカセット本体と、前記半導体ウェハの出し入れが行われる四角形の開口部を塞いで前記カセット本体を密閉可能な蓋部材とを備えたキャリアカセットを準備する工程と、

前記半導体ウェハを収容した前記キャリアカセットをウェハ処理装置の被処理物搬入出部であるローダ部に配置した後、前記ローダ部に設けられたノズルを前記キャリアカセットの前記カセット本体の差し込み口に差し込んで前記ノズルから前記カセット本体内にパージガスを供給する工程と、

前記カセット本体内の圧力を外部の圧力より高くした後、前記キャリアカセットの前記蓋部材を開ける工程と、

前記半導体ウェハを前記開口部を介して前記ウェハ処理装置内に移載した後、前記半導体ウェハに所望の処理を行う工程と、

前記処理終了後、前記ウェハ処理装置から前記半導体ウェハを取り出して前記半導体ウェハを空の前記キャリアカセットに収容し、その後、前記蓋部材を取り付けて前記キャリアカセットを密閉する工程と、

前記処理済みの前記半導体ウェハを用いて半導体装置を組み立てる工程とを有することを特徴とする半導体装置の製造方法。

【手続補正 3】

【補正対象書類名】明細書

【補正対象項目名】0011

【補正方法】変更

【補正の内容】

【0011】

本発明の目的は、被処理物への異物付着を低減するとともに、クリーンルームの空調エネルギーなどにおける消費エネルギーの削減を図る半導体装置の製造方法を提供することにある。

【手続補正 4】

【補正対象書類名】明細書

【補正対象項目名】0014

【補正方法】変更

【補正の内容】

【0014】

すなわち、本発明の半導体装置の製造方法は、複数の被処理物を収容するカセット本体と、前記被処理物の出し入れが行われる開口部を塞いで前記カセット本体を密閉可能な蓋部材とを備えたキャリアカセットを準備する工程と、前記被処理物を収容した前記キャリアカセットを被処理物処理装置の被処理物搬入出部に配置した後、前記キャリアカセット

の前記開口部から流入する外気のうち、前記キャリアカセット内の前記被処理物の被処理面に向かって流入する前記外気が最も少なくなるように前記蓋部材を開ける工程と、前記被処理物を前記開口部を介して前記被処理物処理装置に移載した後、前記被処理物に所望の処理を行う工程と、前記処理終了後、前記被処理物処理装置から前記被処理物を取り出して前記被処理物を空の前記キャリアカセットに収容し、その後、前記蓋部材を取り付けて前記キャリアカセットを密閉する工程と、前記処理済みの前記被処理物を用いて半導体装置を組み立てる工程とを有するものである。

【手続補正 5】

【補正対象書類名】明細書

【補正対象項目名】0017

【補正方法】削除

【補正の内容】